

**Centro Universitário Positivo - UnicenP
Núcleo de Ciências Exatas e Tecnológicas – NCET
Engenharia da Computação
Délio Miyoshi Onuki**

**Sistema de Análise em Frequência de Filtros
Analógicos**

**Curitiba
2005**

Centro Universitário Positivo - UnicenP
Núcleo de Ciências Exatas e Tecnológicas – NCET
Engenharia da Computação
Délio Miyoshi Onuki

Sistema de Análise em Frequência de Filtros Analógicos

Monografia apresentada à disciplina de
Projeto Final, como requisito parcial à
conclusão do Curso de Engenharia da
Computação. Orientador: Prof. José
Carlos da Cunha

Curitiba
2005

TERMO DE APROVAÇÃO

Délio Miyoshi Onuki

Sistema de Análise em Frequência de Filtros Analógicos

Monografia aprovada como requisito parcial à conclusão do curso de Engenharia da Computação do Centro Universitário Positivo, pela seguinte banca examinadora:

Prof. José Carlos da Cunha (Orientador)

Prof. Valfredo Pilla Jr.

Prof. Mauricio Perretto

Curitiba, 07 de Dezembro de 2005

AGRADECIMENTOS

Gostaria muito de agradecer a todos os professores do Curso de Engenharia da Computação, por terem me auxiliado não só durante o curso, mas para a minha formação profissional e principalmente pessoal.

Gostaria muito de agradecer ao professor José Carlos da Cunha, meu orientador, pela sua paciência, compreensão, dedicação e apoio.

Ao professor e amigo Maurício Perretto, como grande colaborador em minha formação.

Sou muito grato também a minha família e amigos por terem sempre me apoiado. Sem eles não seria capaz de concluir mais um projeto em minha vida.

SUMÁRIO

Lista de Figuras	vii
Lista de Tabelas	ix
Lista de Siglas	x
Lista de Símbolos	xi
Resumo	xii
Abstract.....	xiii
1. Introdução.....	1
2. Fundamentação Teórica.....	3
2.1. Filtros.....	3
2.1.1. Função.....	3
2.1.1.1. Passa-Baixa.....	3
2.1.1.2. Passa-Alta.....	5
2.1.1.3. Passa-Faixa.....	6
2.1.1.4. Rejeita-Faixa.....	7
2.1.2. Tecnologia.....	9
2.1.2.1. Filtros Ativos.....	9
2.2. Sinais e Sistemas.....	10
2.2.1. O que é um Sinal?.....	10
2.2.2. O que é um Sistema.....	10
2.3. Interface de comunicação padrão USB.....	11
2.4. LCD Gráfico.....	12
2.5. Detector de pico.....	13
2.6. Microcontrolador.....	14
3. Especificação.....	15
3.1. Especificação do Hardware.....	15
3.1.1. Módulo Comunicação USB.....	16
3.1.2. Módulo Display LCD.....	16
3.1.3. Módulo Controlador e Analisador de Circuitos.....	17
3.1.4. Módulo Circuito sob avaliação.....	17
3.1.5. Módulo ADC.....	18
3.1.6. Módulo DAC.....	18
3.1.7. Detector de Pico.....	19
3.1.8. Gerador de Varredura.....	19
3.2. Especificação do Firmware.....	20

3.3. Especificação do Software.....	21
3.4. Cronograma.....	21
3.5. Infraestrutura.....	22
3.5.1. Equipamentos.....	22
3.5.2. Materiais.....	23
3.5.3. Softwares.....	23
3.6. Custos.....	23
4. Desenvolvimento.....	25
4.1. Hardware.....	25
4.1.1. Controlador e Analisador de Circuitos.....	25
4.1.2. Teclado.....	25
4.1.3. Gerador de Varredura.....	27
4.1.4. DAC.....	29
4.1.5. Filtros Analógicos.....	30
4.1.6. Detector de Pico.....	32
4.1.7. ADC.....	35
4.1.8. Comunicação com o computador.....	37
4.1.9. LCD.....	37
4.1.10. Alimentação.....	41
4.2. Firmware.....	41
4.3. Software.....	45
5. Resultados.....	47
6. Conclusão.....	50
7. Referências Bibliografias.....	51
8. Glossário.....	53
ANEXO I – Descrição das funções e pinos do DAC7613.....	54
ANEXO II – Descrição das funções e pinos do ADS7810.....	56
ANEXO III – INSTRUÇÕES DE CONTROLE DO DISPLAY.....	59

LISTA DE FIGURAS

Figura 2.1 – As três faixas do filtro PB.....	4
Figura 2.2 – Simbologia Filtro PB	4
Figura 2.3 – Circuito Filtro PB.....	4
Figura 2.4 – Filtro PA.....	5
Figura 2.5 – Simbologia Filtro PA	5
Figura 2.6 – Circuito Filtro PA.....	6
Figura 2.7 – funcionamento filtro PF	6
Figura 2.8 – Faixas do filtro PF.....	7
Figura 2.9 – Simbologia do filtro PF.....	7
Figura 2.10 – Circuito filtro PF	7
Figura 2.11 – Funcionamento Filtro Rejeita Faixa	8
Figura 2.12 – Faixas do Filtro Rejeita Faixa	8
Figura 2.13 – Simbologia Filtro Rejeita Faixa	8
Figura 2.14 – Interação entre um sistema e um sinal	11
Figura 2.15 – Conectores utilizados pela USB	12
Figura 2.16 – Funcionamento Detector de Pico.....	13
Figura 3.1 – Diagrama em Blocos do Projeto	16
Figura 3.2 – Diagrama em Blocos da utilização do Kit com o TUSB	16
Figura 3.3 – Diagrama em Blocos do DAC7613	18
Figura 4.1 – Esquemático Projeto.....	26
Figura 4.2 – Esquemático do Teclado	27
Figura 4.3 – Numeração dos pinos Kit flex 10k	28
Figura 4.4 – Kit Altera Flex 10k.....	28
Figura 4.5 – Esquemático Módulo DAC.....	29
Figura 4.6 – Filtro Passa Baixas 4ª ordem.....	33
Figura 4.7 – Filtro Passa Altas 4ª ordem	34
Figura 4.8 – Esquemático Detector de Pico.....	35
Figura 4.9 – Esquemático do Funcionamento do ADC	36
Figura 4.10 – Esquemático USB.....	38
Figura 4.11 – Diagrama em blocos do Display Gráfico.....	39
Figura 4.12 – Esquemático do funcionamento LCD gráfico.....	40
Figura 4.13 – Fluxograma do Firmware kit 8031	42
Figura 4.14 – Diagrama em Blocos Gerador de Varredura	43

Figura 4.15 – Simulação Gerador de Varredura.....	44
Figura 4.16 – Diagrama caso de uso.....	45
Figura 4.17 – Diagrama de classes	45
Figura 4.18 – Protótipo de Interface para PC	46
Figura 5.1 – Um dos sinais gerados	47
Figura 5.2 – Detector de Pico em funcionamento.....	48
Figura 5.3 – Filtro Passa Faixas	49
Figura 5.4 – Filtro Passa Altas.....	49
Figura 5.5 – Filtro Passa Baixas	49

LISTA DE TABELAS

Tabela 2.1 – Tabela de Equações Filtro Passa Baixa	5
Tabela 2.2 - Tabela de Equações Filtro Passa Alta	6
Tabela 2.3 - Tabela de Equações Filtro Passa Faixa	7
Tabela 2.4 - Relação dos pinos do USB	12
Tabela 3.1 - Datas Importantes do Projeto Final	21
Tabela 3.2 - Cronograma do projeto	22
Tabela 3.3 - Tabela de custos do projeto.....	24
Tabela 4.1 - Filtro Passa Baixa MFB	30
Tabela 4.2 - Filtro Passa Baixa VCVS	31
Tabela 4.3 - Filtro Passa Alta MFB	31
Tabela 4.4 - Filtro Passa Alta VCVS	32
Tabela 4.5 - Descrição dos módulos do Display LCD.....	39

LISTA DE SIGLAS

AOPs ou AmpOps – Amplificadores Operacionais

ADC – Conversor Analógico-Digital

DAC – Conversor Digital-Analógico

LCD – Liquid Crystal Display

MFB – Multiple-Feedback

NCET – Núcleo de Ciências Exatas e Tecnológicas

PB – Passa-Baixa

PA – Passa-Alta

PF – Passa-Faixa

RAM – Random Access Memory

ROM – Read Only Memory

USB – Universal Serial Bus (Barramento Serial Universal)

VCVS ou FTCT – Voltage-Controlled Voltage Source (Fonte de Tensão Controlada por Tensão)

VHDL – Very High Speed Integrated Circuits Hardware Description Language

LISTA DE SÍMBOLOS

μs – microssegundos
 f_c – frequência de corte
V – Volt
Hz - Hertz

RESUMO

Em quase todos os sistemas eletrônicos existe algum tipo de filtro. Podem ser aplicados em diversas áreas, especialmente no campo das telecomunicações e da instrumentação industrial, onde estes filtros possuem uma presença acentuada.

O presente projeto consiste em desenvolver um sistema de análise de resposta em frequência de filtros analógicos, que demonstra o funcionamento e o comportamento de filtros analógicos, por meio de um display gráfico. O sistema gera sinais senoidais amostrados, através de um kit Altera Flex 10k que é controlado por um microcontrolador 8051. As frequências diversas são geradas, por meio de leitura de pontos de uma memória ROM, quanto menos pontos lidos maior a frequência, ao qual são convertidos para um sinal analógico, por um DAC, de 12 bits com velocidade de $10\mu\text{s}$, para poderem ser filtrados. Os filtros a serem analisados podem ser variados, como filtro passa baixas, passa altas, etc, de preferência com ordem igual ou superior a 4^a, para um melhor resultado.

Os sinais filtrados são repassados para um detector de pico, ao qual o próprio nome diz, detecta a tensão máximo dos sinais filtrados, que são recebidos pelo microcontrolador 8051, por meio de um ADC, que converte os sinais analógicos em digitais para o entendimento do mesmo.

O microcontrolador 8051 gera as curvas de resposta em frequência em um display LCD gráfico, assim que recebe os picos de cada sinal gerado pelo kit Flex 10k, demonstrando o filtro utilizado.

Palavras-chaves: Filtros, Frequência, curva de resposta em frequência, sinais digitais .

ABSTRACT

There is some kind of filter in almost all the electronic systems. They can be applied in several areas, especially at the telecommunication field and at the instrumentation of the industries, where the filters have a big presence.

The present project consists in developing an analysis' system of answer in frequency of the analog systems, by a graphic display. The system create sine signs sampled, which come from a kit Altera Flex 10k by the control of the microcontrol 8051. The many frequencies are created, by the reading of the dots of a ram memory, less read dots bigger the frequency, which are convert to an analog system, by a 12 bytes with 10 μ s of speed DAC, so they can be filtered. The analysed filters can be varied, like the low pass filter, etc. To get a better result, the order - preference - has to be equal 4th or bigger.

The filtered signals are send to a peak detector, just like it's own name says, takes of the peaks from the filtered signals, which are received by the 8051 microcontrol, coming through a ADC, that convert the analog signals into digital for it's understanding.

The 8051 microcontrol produces the curves of answer in a graphic display LCD by receiving the peaks of each signal produced by the Flex 10k kit, showing the filter used.

Key words: Filters, Frequency, curve of answer in frequency, digital signals.

1. INTRODUÇÃO

Os filtros são quadripolos capazes de atenuar determinadas frequências do espectro do sinal de entrada e permitir a passagem das demais. [PERTENCE, 2003]

Em quase todos os sistemas eletrônicos existe algum tipo de filtro. Existem algumas classes básicas de funções de filtros, cuja denominação depende das frequências que rejeitam ou deixam passar. [GRUITER, 1988]

Podem ser aplicados em diversas áreas, como sistemas de comunicação, sistemas de som e eliminação de ruídos, e especialmente no campo das telecomunicações e da instrumentação industrial, possuem uma presença acentuada.

Esse projeto possibilita a análise em frequência de filtros analógicos utilizando um controlador digital de sinais. O objetivo é o desenvolvimento de um kit, o qual pode se mostrar muito útil e para o auxílio de alunos durante a graduação, além de facilitar o desenvolvimento de projetos, ajudando a diminuir o custo de desenvolvimento e implementação desses. O papel desse projeto é mostrar a característica de um filtro por uma curva de resposta, podendo-se observar as faixas dos filtros, em um display gráfico. Seu desenvolvimento possibilita o auxílio no entendimento e funcionamento de filtros analógicos.

O processo se resume basicamente a um microcontrolador 8031 controlando o kit Altera, Flex 10k, para a geração de sinais senoidais em várias frequências. Essas senóides são pontos amostrados, que estão armazenados em uma memória ROM no kit Altera, ao qual lê essa informação e gera o mesmo. Esses pontos amostrados passam por um DAC gerando assim um sinal senoidal. Para gerar sinais em frequências diversas o microcontrolador faz com que o kit Altera leia menos pontos da memória ROM, assim diminuindo as instruções, e conseqüentemente aumentando a velocidade, ou seja, aumentando a frequência do sinal.

Esses sinais em diversas frequências são passados pelo filtro que deseja ser estudado ou no caso observado, e então, esses sinais filtrados são repassados para um detector de pico que irá detectar o pico de cada sinal em frequência, sendo este repassado a um conversor A/D que estará conectado ao microcontrolador.

Com essas informações o microcontrolador ainda é responsável por controlar o display LCD e gerar o gráfico da resposta do filtro.

Para a realização desse projeto foram utilizadas tecnologias para criação de alguns produtos no mercado atual, como display LCD, ADC, microcontrolador, DAC, Kit

Altera Flex 10k, comunicação USB, além dos filtros analógicos e detectores de picos utilizando amplificadores operacionais.

2 Fundamentação Teórica

2.1 Filtros

Segundo PERTENCE [2003], um filtro elétrico é um quadripolo capaz de atenuar determinadas frequências do espectro do sinal de entrada e permitir a passagem das demais.

Espectro de um sinal é a decomposição numa escala de amplitude versus frequência.

Os filtros podem ser aplicados em diversas áreas:

- ♦ Sistemas de comunicação
- ♦ Sistemas de som
- ♦ Eliminação de ruídos

E podem ser classificados por:

- ♦ Função
- ♦ Tecnologia

2.1.1 Função

Existem algumas classes básicas de funções de filtros, cuja denominação depende das frequências que rejeitam ou deixam passar: passa-baixa, passa-alta, passa-banda e rejeita-banda. Além disso, pode-se ainda construir um filtro de faixa muito larga em que o objetivo é deixar todas as frequências sem atenuação e variar apenas a fase do sinal de saída em relação ao de entrada, ou seja, filtro passa-todas, que também pode ser chamado de circuito defasador ou de ajuste de fase [GRUITER, 1988].

2.1.1.1 Filtro Passa-Baixa (FPB)

Este filtro tem a característica de permitir a passagem de frequências abaixo da frequência de corte e atenuar as frequências que estão acima da frequência de corte (f_c). Na figura 2.1 é fácil identificar três bandas de frequência distintas: banda de passagem, banda de transição e banda de corte. A banda de passagem corresponde às frequências do sinal de entrada que passam para a saída sem atenuação ou com atenuação ligeira. A banda de corte corresponde à gama de frequências do sinal de

entrada que são rejeitadas pelo filtro. A banda de transição é a zona intermédia entre as duas anteriores, nesta zona o comportamento do filtro varia entre a atenuação ligeira e a rejeição do sinal de entrada. Geralmente é desejável que os filtros apresentem nesta zona uma característica de amplitude bastante vertical e bem definida, daí que seja comum o recurso a filtros de ordem elevada.

Conseqüentemente é comum considerar que a banda de passagem de um filtro passa-baixo corresponde às freqüências angulares inferiores a ω_c , e que a banda de corte corresponde às freqüências angulares superiores a ω_c , onde $\omega_c = 2\pi f_c$.

A freqüência de corte de um filtro é geralmente definida como a freqüência à qual a potência do sinal de saída, é metade da potência do sinal de entrada. Dado que a potência é proporcional ao quadrado da tensão, a esta freqüência a tensão de saída tem aproximadamente 70.7% do valor da tensão de entrada.

A simbologia do filtro Passa Baixas pode ser visto na figura 2.2 e seu circuito passivo básico RC na figura 2.3.

Para se fazer o cálculo de ganho, freqüência de corte, etc, pode-se utilizar as equações na tabela 2.1.

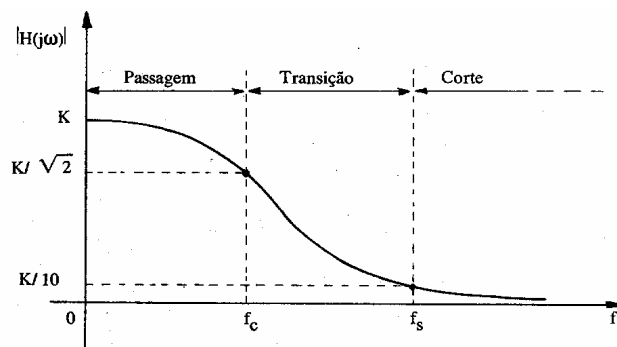


Figura 2.1 – As três faixas do filtro PB

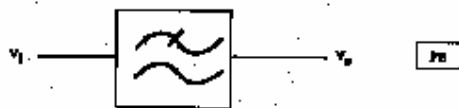


Figura 2.2 – Simbologia Filtro PB

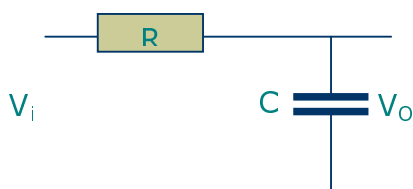


Figura 2.3 – Circuito RC Filtro PB

Tabela 2.1 – Tabela de Equações Filtro Passa Baixa

Equação	Fórmula
1	$A_v = \frac{X_c}{\sqrt{R^2 + X_c^2}} \angle \theta$
2	$X_c = \frac{1}{2\pi f C}$
3	$A_v = \frac{V_o}{V_i}$
4	$\theta = -90 + \text{tg}^{-1} \frac{X_c}{R} = -\text{tg}^{-1} \frac{R}{X_c}$
5	$f_c = \frac{1}{2\pi RC}$

2.1.1.2 Filtro Passa-Alta (FPA)

Este filtro tem a característica de permitir a passagem de freqüências acima da freqüência de corte e atenuar as freqüências que estão abaixo da freqüência de corte (f_c). A figura 2.4 representa a amplitude da função de transferência de um filtro passa-alto em função da freqüência. A simbologia na Figura 2.5 e o circuito Básico RC do Filtro Passa Alta pode ser visualizado na Figura 2.6.

Para se fazer o cálculo de ganho, freqüência de corte, etc, pode-se utilizar as equações na tabela 2.2.

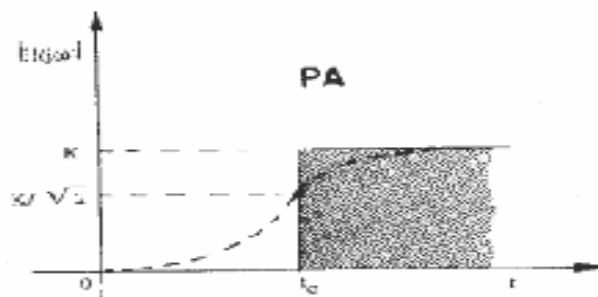


Figura 2.4 – Filtro PA

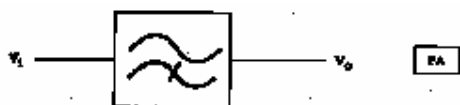


Figura 2.5 – Simbologia Filtro PA

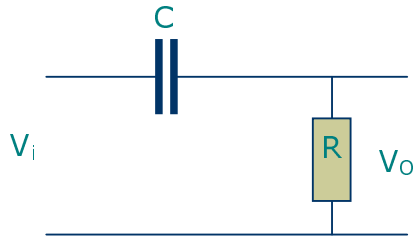


Figura 2.6 – Circuito Filtro PA

Tabela 2.2 – Tabela de Equações Filtro Passa Alta

Equação	Fórmula
1	$A_v = \frac{V_o}{V_i}$
2	$f_c = \frac{1}{2\pi RC}$
3	$A_v = \frac{R}{\sqrt{R^2 + X_c^2}} \angle \theta$
4	$\theta = \text{tg}^{-1} \frac{X_c}{R} = -\text{tg}^{-1} \frac{X_c}{R}$

2.1.1.3 Filtro Passa-Faixa (FPF)

Este filtro tem a característica de permitir a passagem de uma determinada faixa de frequência limitadas por 2 frequências de corte. São úteis para selecionar uma banda específica de interesse, rejeitando as restantes. As bandas de corte (superior e inferior), correspondem às frequências para as quais se garante um nível mínimo de atenuação. Abaixo, Figura 2.7, podemos repara que o filtro passa faixa e composto por 2 filtro 1 passa baixa e outro passa alta. Seu comportamento podemos observar na Figura 2.8, assim como sua funcionalidade. A simbologia é mostrada na Figura 2.9 e o seu circuito Básico Passivo na Figura 2.10.

Para se fazer o cálculo de ganho, frequência de corte, etc, pode-se utilizar as equações tabela 2.3.



Figura 2.7 – funcionamento filtro PF

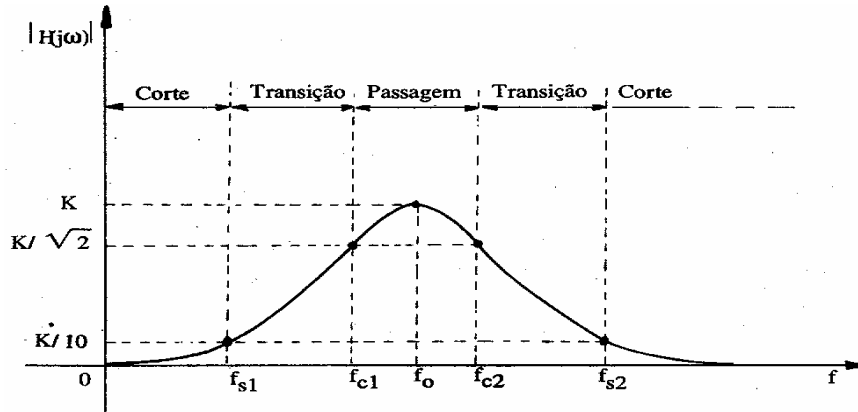


Figura 2.8 – Faixas do filtro PF



Figura 2.9 – Simbologia do filtro PF

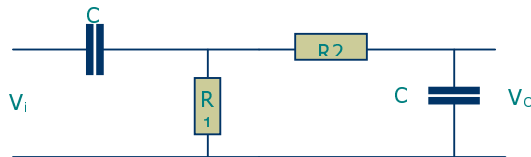


Figura 2.10 – Circuito filtro PF

Tabela 2.3 – Tabela Equações do Filtro Passa Faixa

Equação	Fórmula
1	$f_c = \frac{1}{2\pi RC}$
2	$X_c = \frac{1}{2\pi fC}$

2.1.1.4 Filtro Rejeita Faixa

Os filtros rejeita-banda realizam a função complementar do filtro passa-banda. Tem a característica de permitir a passagem de uma determinada faixa de frequência de corte limitadas por 2 frequências de corte.

Estes filtros são especialmente úteis na rejeição de bandas muito adjacentes à banda de passagem, caso em que a sua funcionalidade é geralmente combinada com a de outros filtros. São também usados para suprimir interferências e/ou ruído, cuja banda de frequências seja limitada e bem conhecida. A figura 2.12 representa o diagrama de amplitude de um filtro rejeita-banda com frequência. Abaixo, Figura 2.11, podemos reparar que o filtro passa faixa e composto por 2 filtro 1 passa alta e outro passa baixa em paralelo. A Figura 13 mostra sua simbologia.

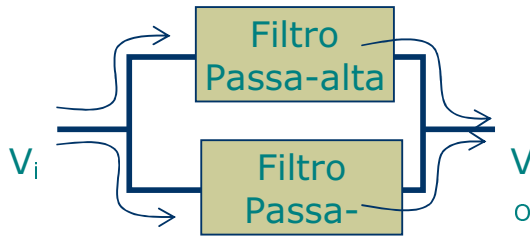


Figura 2.11 – Funcionamento Filtro Rejeita Faixa

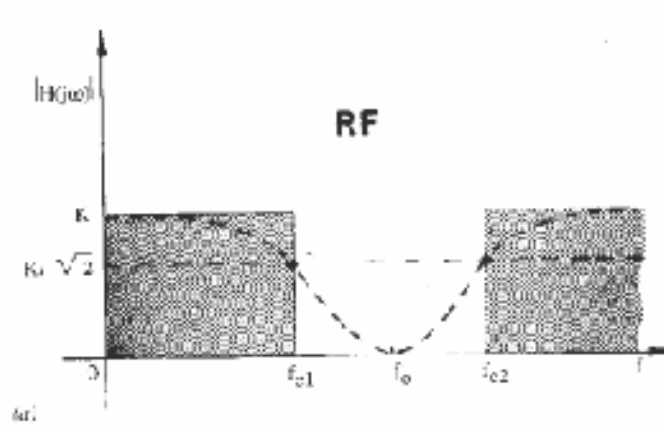


Figura 2.12 – Faixas do Filtro Rejeita Faixa



Figura 2.13 – Simbologia Filtro Rejeita Faixa

2.1.2 Tecnologia

***Passivos:** utilizam resistores, capacitores e indutores.

***Ativos:** utilizam válvulas, transistores ou AOPs.

***Digitais:** utilizam componentes digitais. Um ADC fornece sinal para filtragem e depois é convertido em um DAC.

2.1.2.1 Filtros Ativos

Segundo PERTENCE [2003], existem inúmeras estruturas de implementação para filtros ativos. As estruturas mais comuns são:

- Realimentação Múltipla – MFB (multiple-feedback)
- Fonte de Tensão Controlada por Tensão – FTCT ou VCVS (voltage-controlled voltage source)

Ambas as estruturas possuem algumas vantagens que as torna muito usuais na prática: boa estabilidade, baixa impedância de saída, facilidade de ajuste de ganho e de frequência, requerem poucos componentes externos, etc. Entretanto, o máximo valor do fator Q_0 para filtros implementados com essas estruturas é da ordem de 10. A estrutura MFB apresenta polaridade de saída invertida, ou seja, apresenta ganho invertido $-K$ ($K > 0$). Essa característica não tem nenhum efeito prejudicial no desempenho dos filtros implementados com estrutura MFB. A estrutura VCVS costuma também ser denominada estrutura de Sallen e Key, por fazerem um excelente trabalho na década de 50 sobre o assunto. A denominação VCVS está relacionada com o fato do AOP, como amplificador de tensão, poder ser comparado a uma fonte de tensão cuja saída é função da tensão de entrada e do ganho do circuito [PERTENCE, 2003].

As estruturas podem ser utilizadas para implementar diferentes aproximações (Butterworth, Chebyshev, Bessel, etc.). A determinação de uma certa função-resposta é estabelecida pelos valores dos componentes da estrutura, os quais, por sua vez, são condicionados por alguns parâmetros previamente tabelados, bem, como pelas condições de projeto do filtro.

Para implementar o filtro PB de segunda ordem podemos utilizar tanto a estrutura VCVS como a estrutura MFB.

Algumas vezes, ao projetarmos filtros ativos, podemos obter capacitâncias muito grandes e resistências muito pequenas. Essa situação é inconveniente, tanto do ponto de vista técnico, como do ponto de vista comercial. De fato, resistores de valores muito

pequenos são desaconselháveis para circuitos com AOPs. Por outro lado, capacitores de valores muito altos são difíceis de se encontrar no comércio, além de serem volumosos e caros. Para contornar essa situação, utiliza-se uma regra denominada escalamento de impedância. Essa regra é a seguinte: Um filtro ativo não tem sua performance alterada quando multiplicamos (ou dividimos) os valores dos resistores por um fator $m > 1$, desde que os valores dos capacitores sejam divididos (ou multiplicados) pelo mesmo fator.

O fator m é denominado fator de escalamento. A aplicação dessa regra não altera o ganho do filtro, nem a sua frequência de corte. Este procedimento é muito útil, pois permite a obtenção de valores práticos convenientes ao projeto. Cumpre salientar que essa regra é geral e pode ser aplicada a qualquer tipo de filtro ativo.

2.2 Sinais e Sistemas

2.2.1 O que é um sinal?

Um sinal é formalmente definido como uma função de uma ou mais variáveis, a qual veicula informações sobre a natureza de um fenômeno físico. Quando a função depende de uma única variável, diz-se que o sinal é unidimensional. Um sinal de fala é um exemplo de sinal unidimensional cuja amplitude varia com o tempo, dependendo da palavra falada e quem a fala. Quando a função depende de duas ou mais variáveis, diz-se que o sinal é multidimensional. Uma imagem é um exemplo de sinal multidimensional, com as coordenadas horizontal e vertical da imagem representando as duas dimensões [HAYKIN, 2001].

2.2.2 O que é um sistema?

Um sistema é formalmente definido como uma entidade que manipula um ou mais sinais para realizar uma função, produzindo assim, novos sinais [HAYKIN, 2001]. A interação entre um sistema e seus sinais associados são mostrados na figura 2.14:



Figura 2.14 – Interação entre um sistema e um sinal

Segundo HAYKIN [2001] a descrição dos sinais de entrada e saída dependem, naturalmente, da aplicação pretendida do sistema:

- Num sistema de reconhecimento automático de quem fala, o sinal de entrada é um sinal de voz, o sistema é um computador, e o sinal de saída é a identidade do locutor.
- Num sistema de comunicação, o sinal de entrada poderia ser um sinal de fala ou dados de computador, o sistema em si é composto da combinação de um transmissor, canal e receptor, e o sinal de saída é uma estimativa do sinal da mensagem original.
- Num sistema de aterrissagem de avião, o sinal de entrada é a posição desejada da aeronave em relação à pista de pouso, o sistema é a aeronave, e o sinal de saída é uma correção na posição lateral da aeronave.

2.3 Interface de comunicação padrão USB

O barramento USB começou a ser desenvolvido em 1995 e, somente em 2000 é que os periféricos USB começaram a realmente ter aceitação no mercado. Ainda assim de forma muito mais tímida do que os desenvolvedores do padrão USB previam.

Hoje já existem algumas versões do barramento USB e o que difere de um para outro é a velocidade de transmissão. A versão 1.1 do barramento USB, a qual será utilizada neste projeto, suporta dois modos de transferência: o modo *full speed*, operando com velocidade de 12Mbits/s e o modo *low speed*, operando a uma velocidade de 1.5 Mbits/s. O modo *low speed* apesar de ser mais lento, é muito menos susceptível a interferências eletromagnéticas [CENDON, 2004].

O USB é um barramento com interface mestre / escravo, isto é, só é permitido um mestre (*host*) por barramento. O *host* é responsável por gerenciar todas as transações e a coordenação da banda utilizada por cada dispositivo do barramento. Os

dados podem ser enviados por vários métodos de transmissão, sempre utilizando um protocolo baseado em *tokens* [CENDON, 2004].

A topologia do barramento USB é baseada na topologia estrela, assim como nas redes *Ethernet*. Do ponto de vista de que a USB foi desenvolvida para diminuir a quantidade de cabos que sai do computador, esta não é muito efetiva. Mesmo considerando que a maioria dos seus dispositivos pode ser alimentada pelo próprio barramento, ainda é necessário um cabo saindo do computador para cada dispositivo.

Mesmo com uma maior quantidade de cabos, a topologia estrela oferece alguns benefícios à interface USB, principalmente no que diz respeito à alimentação dos dispositivos. Com esta topologia, cada equipamento pode ter a sua alimentação controlada individualmente. No caso de uma falha causando sobrecarga no barramento em algum dispositivo, este pode ser desativado sem interferir nos demais.

O USB utiliza 4 fios, sendo um par de alimentação (+5V e GND) e outro par de sinais de dados conforme a Figura 2.15 e a Tabela 2.4. Esta comunicação é baseada no sistema de codificação NRZI (Non Return to Zero Invert), o qual envia os dados acompanhados de um sinal de sincronização.

Na Figura 2.15 o conector fêmea é o A e é encontrado no *Host*, já nos dispositivos são os conectores fêmea como o B.



Figura 2.15 – Conectores utilizados pela USB

Tabela 2.4 – Relação dos pinos do USB

Nº do Pino	Cor do cabo	Função
1	Vermelho	Vbus (5v)
2	Branco	D -
3	Verde	D +
4	Preto	GND

2.4 LCD Gráfico

Os módulos LCD são interfaces de saída muito úteis em sistemas microprocessados. [CICHACZEWSKI, 2002]

Estes módulos utilizam um controlador próprio, permitindo sua interligação com outras placas através de seus pinos de controle e barramento de dados. Deverá haver um protocolo de comunicação entre as partes, que envolve o envio de bytes de instruções e bytes de dados pelo sistema do usuário. [CICHACZEWSKI, 2002]

Assim como em rádio relógio, todo módulo LCD permite um ajuste na intensidade da luz emitida ou ajuste de contraste. Isto é possível variando-se a tensão com um potenciômetro.

Os módulos LCD são projetados para conectar-se com a maioria das CPU's disponíveis no mercado, bastando para isso que esta CPU atenda as temporizações de leitura e escrita de instruções e dados, fornecido pelo fabricante do módulo.

O LCD, quando alimentado, necessita de algumas instruções de inicialização que identificará qual a forma de transmissão de dados será estabelecida entre a CPU e o módulo.

2.5 Detector de Pico

A função de um detector de pico é manter o valor da tensão de pico da entrada (V_i), ou seja, $V_o = V_{ip}$. Para se conseguir esta função, o circuito segue a tensão de entrada até que a tensão de pico seja alcançada. Este valor é então mantido indefinidamente (idealmente) até que um novo pico, de maior valor, apareça e neste caso, o valor de saída é atualizado para o novo V_p , como mostra a figura 2.16.

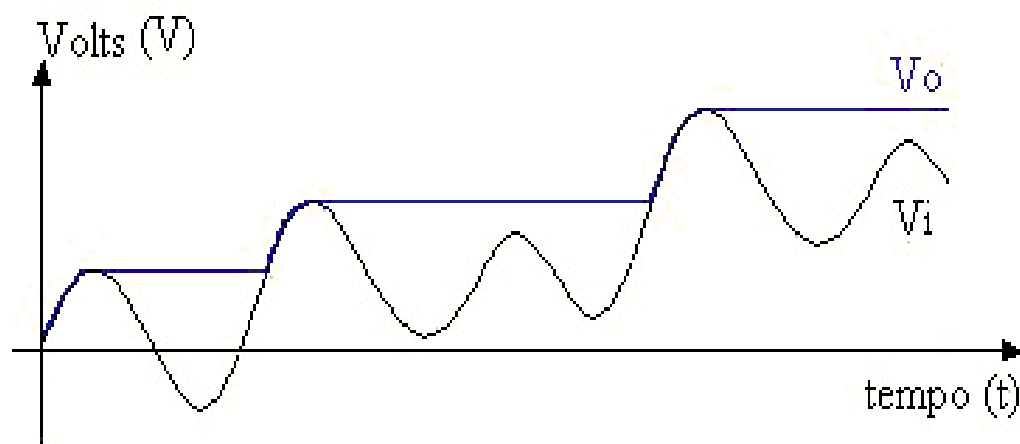


Figura 2.16 – Funcionamento Detector de Pico

2.6 Microcontrolador

O microprocessador é um elemento eletrônico, desenvolvido para executar tarefas específicas, com linguagem de comando específica. Ele se utiliza de uma memória de programa para ler as instruções que deve executar e se utiliza de uma memória de dados para armazenar temporariamente as informações de uso próprio das instruções, enquanto essas informações devem ser armazenadas. [NICOLSI, 2001]

O seu propósito é executar tarefa específica gravada em sua memória de código, a ROM, e em geral se comunica com o mundo real para receber informações do meio ambiente e também para atuar nele. [NICOLSI, 2001]

A diferença de um microprocessador para um microcontrolador é que o microcontrolador já possui memória ROM, RAM e de outros chips auxiliares. Ou seja, o microcontrolador corresponde a um microprocessador e seus periféricos, todos juntos num só chip.

3 Especificação Técnica

Neste capítulo é apresentada uma visão geral do sistema e uma prévia descrição de cada módulo dos quais o projeto é composto

3.1 Especificação do Hardware

O Hardware foi subdividido da seguinte forma, como mostra o diagrama em blocos da figura 3.1:

- Teclado: responsável pela escolha dos intervalos de freqüências que podem ser gerados.
- Display LCD: responsável por demonstrar os dados de entrada e resultados obtidos pelas informações vindas do microcontrolador.
- Controlador e Analisador de Circuitos: Formado pelo kit de desenvolvimento 8031, responsável pelo controle do circuito. Recebe o comando do teclado, e manda informações ao gerador de varredura, esperando por informações vindas do ADC, para serem demonstradas no LCD.
- Gerador Varredura: responsável em gerar pontos amostrados, ou seja, sinais senoidais amostrados em freqüências variadas pelo comando do microcontrolador.
- DAC – Conversor Digital Analógico: realiza sucessivas amostragens dos sinais digitais convertendo em sinais analógicos, para serem utilizados nos circuitos sob avaliação.
- ADC – Conversor Analógico Digital: realiza sucessivas amostragens dos sinais analógicos convertendo em valores discretos, para serem processados pelo microcontrolador.
- Detector de Pico: retira a tensão máxima do sinal, que é a principal informação para a geração dos gráficos das respostas dos filtros.
- Circuito Sob Avaliação: filtro que deseja ser usado e/ou estudado. Responsável pela filtragem dos sinais, permitindo ou não a passagem dos sinais em freqüência.
- Comunicação USB: O módulo de comunicação USB fica entre o microcontrolador e a Interface USB do computador. Responsável pelo envio de dados para o computador.

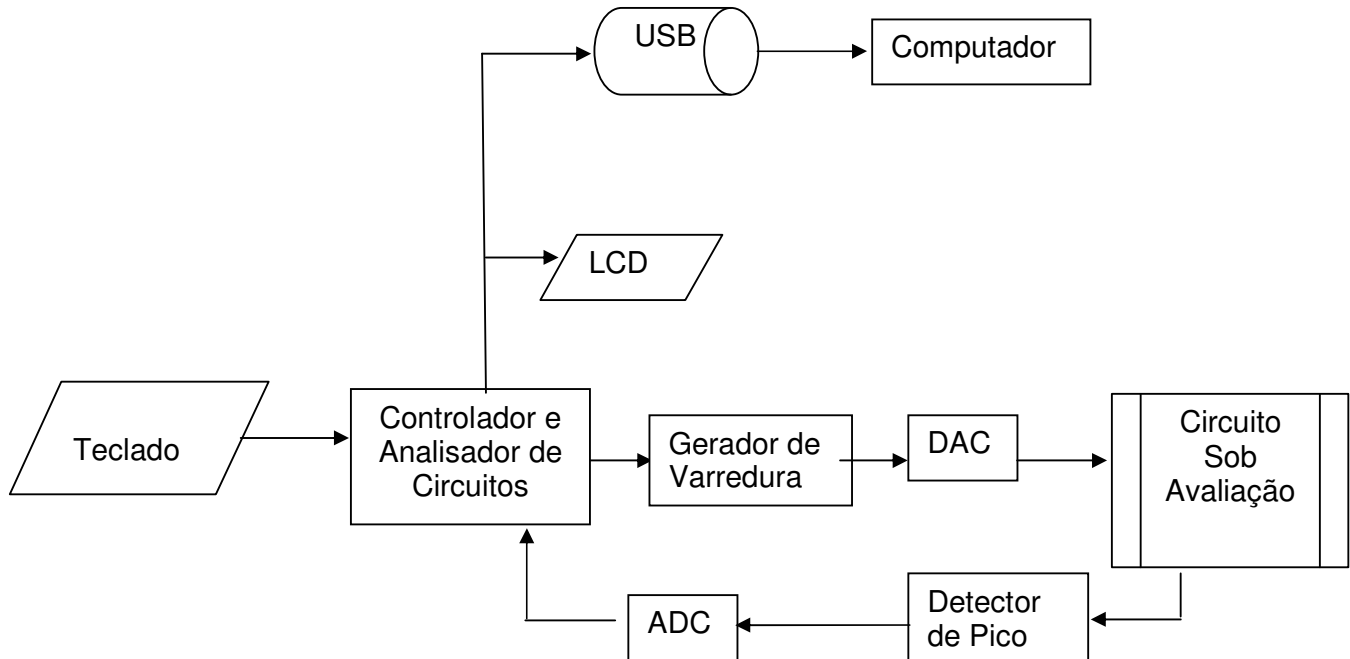


Figura 3.1 – Diagrama em Blocos do Projeto

3.1.1 Módulo Comunicação USB

O componente utilizado, TUSB3410 é um dispositivo cujo oferece uma ponte entre a porta USB e dispositivos seriais, realizando toda a conversão automaticamente, como mostra a figura 3.2.

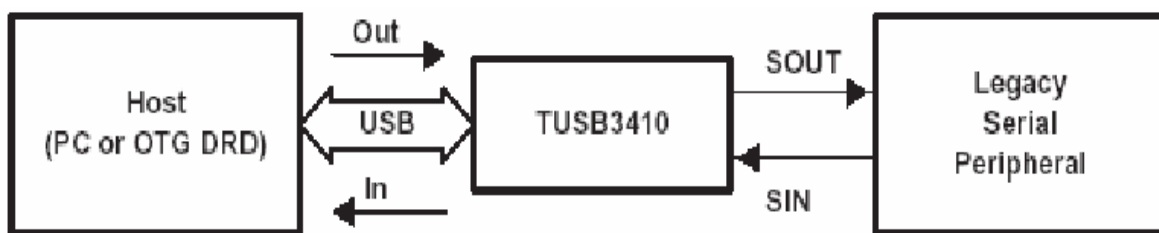


Figura 3.2 – Diagrama em Blocos da utilização do Kit com o TUSB

3.1.2 Módulo Display LCD

O componente utilizado é o display gráfico KS0108 que é um display que possui uma memória RAM e um controlador interno. É um display de 128 por 64 pontos que é dividido em 2 lados, ou seja, sendo dois display de 64 por 64 pontos um de cada lado,

tendo para isso 2 chip select para o controle dos 2 lados. Caso os 2 lados estejam ligados simultaneamente eles receberão a mesma informação, gerando assim a mesma informação dos 2 lados.

Além disso possui pinos de *reset*, dados, *enable*, *read/write*, contraste e seleção de dados/instrução como qualquer display.

3.1.3 Módulo Controlador e Analisador de Circuitos

O componente utilizado é o microcontrolador 8031. O 8031 é um 8051 sem ROM interna e possui a mesma pinagem.

Este chip da Intel é o microcontrolador muito popular, possui uma ampla gama de aplicação, sobretudo em sistemas para lógica seqüencial e combinatória.

O 8051 trabalha tipicamente a uma freqüência de 12MHz (podendo ir até 30MHz), com tempos de execução de cada instrução variando entre 1 μ s e 4 μ s. Possui quatro portas de E/S de 8 bits cada uma, bits estes individualmente endereçáveis; interrupção com estrutura “nesting” (nome que se dá ao processo pelo qual uma interrupção pode interromper outra que já estiver sendo atendida, desde que tenha maior prioridade) com 5 fontes mascaráveis e dois níveis de prioridade que podem ser alteradas a qualquer momento pelo software; dois temporizadores/contadores de 16 bits; oscilador de clock interno, bastando um cristal e dois capacitores; e também um canal de comunicação serial do tipo UART full-duplex, que permite também a expansão do E/S.

3.1.4 Módulo Circuito sob avaliação

Os circuitos sobre avaliação utilizaram o componente LF351 para a montagem dos filtros analógicos. Amplificador Operacional da National com CMRR de 100dB, muito utilizado pois possui alta velocidade 2 μ s e um dispositivo com baixo drift e pouco ruído.

3.1.5 Módulo ADC

O ADC que foi utilizado é o ADS7810 de 12 bits, com velocidade de $1,25\mu\text{s}$ e tensão de entrada entre -10V e $+10\text{V}$. As tensões para operação são de -5V e $+5\text{V}$. Possui 28 pinos e suporta temperaturas de operação de -40°C a 80°C .

3.1.6 Módulo DAC

O DAC utilizado foi o DAC7613, com 12 bits de dados, que opera como unipolar ou bipolar e com duplo buffer nos dados de entrada. Trabalha com tensão de saída de $-2,5\text{V}$ a $2,5\text{V}$ ou de 0V a $2,5\text{V}$, dependendo de sua configuração. A velocidade de conversão desse DAC é de $10\mu\text{s}$.

A Figura 3.3 mostra o diagrama em blocos, no qual se pode notar que existe um registrador, no qual podem ser gravados dados vindos a esse DAC.

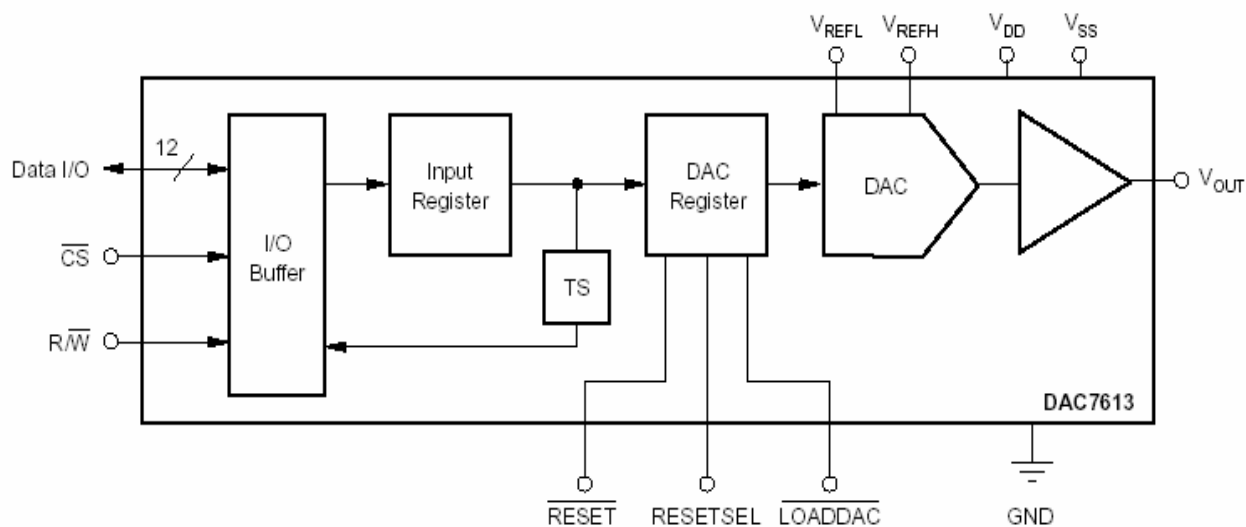


Figura 3.3 – Diagrama em Blocos do DAC7613

O INA128 também faz parte desse módulo, que amplifica o sinal de saída. Esse componente é um amplificador de instrumentação com tensão de offset de $50\mu\text{V}$, baixo drift, no máximo $0,5\mu\text{V}/^\circ\text{C}$ e CMRR de 120dB , sua tensão mínima de funcionamento é de $-2,25\text{V}$ a $2,25$ e pode operar com tensões máximas de alimentação de -18 a 18V .

3.1.7 Detector de Pico

Para a implementação do detector de pico foi utilizado o componente OPA277, um amplificador de alta precisão, com tensão de offset de $10\mu\text{V}$, drift entre $-1\mu\text{V}/^\circ\text{C}$ a $1\mu\text{V}/^\circ\text{C}$ e CMRR de 140dB.

3.1.8 Gerador de Varredura

Para implementação desse bloco foi utilizado o kit flex 10k. Os dispositivos FLEX® 10k da Altera® foram os primeiros PLDs com funções de memória e blocos lógicos incorporados no próprio *chip* (EPLD, *Embedded Programmable Logic Device*). Baseados em elementos CMOS SRAM reconfiguráveis, a arquitetura FLEX (*Flexible Logic Element Matrix*) incorpora todas as características necessárias para implementar megafunções, que são blocos já prontos, parametrizados e pré-testados, de propriedade intelectual, que são otimizados para fazer um uso eficiente da arquitetura do dispositivo programável em questão. [FREITAS E LAMOGLIA, 2003]

Com mais de 250.000 portas, a família FLEX® 10k oferece densidade, velocidade e características adequadas para integrar em um único dispositivo sistemas completos, incluindo múltiplos barramentos 32-bit. [FREITAS E LAMOGLIA, 2003]

A arquitetura é similar à dos arranjos de portas incorporados (EGA, *Embedded Gate Arrays*). Assim como os arranjos de portas padrão, os EGA implementam lógica geral em uma arquitetura “mar-de-portas” convencional. Além disso, os EGAs têm áreas de *chip* dedicadas, para a implementação de funções especializadas. Ao incorporar funções no silício, os EGAs oferecem redução na área do *chip* e maior velocidade comparada aos arranjos de portas padrão. Nestes dispositivos, entretanto, as megafunções embutidas normalmente não podem ser customizadas, limitando as opções do projetista. Em contraste, os dispositivos FLEX® 10k são programáveis, oferecendo ao projetista o controle total sobre as megafunções embutidas e sobre a lógica geral, enquanto facilita mudanças iterativas no projeto durante a depuração.

Cada dispositivo contém um arranjo incorporado (EA, *Embedded Array*) e um arranjo lógico (LA, *Logic Array*). O EA é utilizado para implementar uma variedade de funções de memória, assim como processamento de sinais digitais (DSP, *Digital Signal Processing*), microcontroladores e funções de transformação de dados. O LA executa as mesmas funções do “mar-de-portas” no arranjo de portas: é usado para implementar lógica geral, assim como contadores, somadores, máquinas algorítmicas de estado, e

multiplexadores. A combinação de EA e LA oferece alta-performance e alta densidade dos EGAs, permitindo ao projetista implementar um subsistema inteiro em um único *chip*.

Os dispositivos são configurados quando o sistema é ativado e os dados armazenados em um dispositivo de configuração serial ou fornecidos por um controlador de sistema. A Altera® oferece os dispositivos de configuração EPC1, EPC2, EPC16, e EPC1441, que configuram os dispositivos via fluxo serial de dados. A configuração dos dados pode também ser carregada da memória RAM do sistema ou através de cabos seriais *BitBlaster™* ou do cabo paralelo *ByteBlasterMV™*. Depois que o dispositivo foi configurado, pode ser reconfigurado dentro do próprio circuito reiniciando-se o dispositivo e carregando novos dados. Como a reconfiguração requer menos de 320ms, mudanças em tempo real podem ser feitas durante a operação do sistema.

Os dispositivos contêm uma interface otimizada que permite aos microprocessadores configurar os dispositivos serial ou paralelamente e síncrona ou assíncronamente. A interface também permite que os microprocessadores tratem um dispositivo como memória e configurem-no escrevendo-se em uma locação de memória virtual, tornando muito fácil ao projetista reconfigurar o dispositivo.

Os dispositivos FLEX® 10k são suportados pelos sistemas de desenvolvimento da Altera®, de síntese e simulação, gerando arquivos VHDL, Verilog HDL, entre outros.

3.2 Especificação do Firmware

O firmware para o microcontrolador 8031 foi desenvolvido na linguagem C que controla as ações do microcontrolador. Foi utilizado o programa *ride* para o desenvolvimento desse código. Tanto o controle do kit altera, como o display gráfico, controle do teclado e análise do sinal são realizados por esse firmware.

O firmware do kit altera flex 10k, aonde são gerados os sinais amostrados foi desenvolvido em VHDL. Esse firmware fica a espera de ordens do microcontrolador 8031 para começar ou para parar a gerar os sinais. Possui pinos de dados e um de controle para o sincronismo com o microcontrolador. Para o desenvolvimento em VHDL foi utilizado o programa Quartus II.

3.2 Especificação do Software

O Software desenvolvido no Borland C++ Builder 5.0 para implementação de interface gráfica para Microsoft Windows.

O Software tem como função receber informações do microcontrolador, através de uma interface USB e demonstrar na tela os resultados. Esses resultados são gráficos similares aos gráficos gerados no Display LCD.

O Software não realiza nenhuma operação matemática, as operações necessárias são realizadas pelo microcontrolador.

3.3 Cronograma

Tabela 3.1 – Datas Importantes do Projeto Final

Data	Atividade a ser apresentada
28/02/05	Entrega das propostas de projeto para avaliação do colegiado
28/03/05	Entrega das especificações técnicas do projeto aprovado
02/05/05	Entrega do projeto (monografia) e do resumo/abstract do artigo para congresso
10/10/05	Apresentação do projeto implementado e qualificação para a fase final
24/10/05	Segunda apresentação do projeto implementado, para os que não o fizeram no dia 10/10/05, com decréscimo de 30% da nota, bem como a qualificação para a fase final.
07/11/05	Entrega da documentação completa em espiral para a banca examinadora, em 3 vias, contendo a monografia, manual técnico, manual do usuário e artigo científico.
21 e 28/11/2005	Defesa formal dos projetos, com apresentação oral para a banca examinadora. Manhã – dois dias com duas seções paralelas; Noite - dois dias com três seções paralelas.
12/12/05	Entrega da documentação completa, revisada e corrigida, encadernada no padrão da biblioteca (capa dura) em duas vias, contendo a monografia, manual técnico, manual do usuário e artigo científico; Entrega do CD contendo, no formato WEB, todo o conteúdo dos manuais.

Tabela 3.2 – Cronograma do projeto

Nome da Tarefa	Início	Termino
Proposta do projeto	14/02/2005	28/02/2005
Especificação do projeto	28/02/2005	28/03/2005
Monografia do projeto	28/03/2005	16/05/2005
Estudo do analisador de Circuitos	16/05/2005	16/06/2005
Implementação do Analisador de Circuitos	16/06/2005	16/07/2005
Estudo e implementação do DAC e ADC	16/06/2005	16/07/2005
Estudo e Implementação do Teclado, USB e Display LCD	16/07/2005	16/08/2005
Estudo e implementação dos Filtros Analógicos	16/07/2005	16/08/2005
Integrar todos os componentes	16/08/2005	19/09/2005
Início de testes e simulações	19/09/2005	10/10/2005
Ajustes finais	03/10/2005	10/10/2005
Entrega do projeto	16/05/2005	10/10/2005
Finalizar a documentação do Projeto	10/10/2005	12/12/2005

3.4 Infraestrutura

3.4.1 Equipamentos

- Osciloscópio;
- Gerador de Funções;
- Fonte de Alimentação;
- Multímetro;
- Protoboard;
- Computador com USB;
- Sugador de Solda;
- Ferro de Solda.

3.5.2 Materiais

- Kit 8031
- DAC7613;
- ADS7810;
- Display LCD;
- Amplificadores Operacionais OPA277 e LF351;
- Placa de Circuito Impresso;
- Kit Altera Flex 10k;
- Cis: 74ls373, 74ls00 e 74ls138;
- Resistores, Capacitores, Conectores, diodos, etc.

3.5.3 Softwares

- Borland C++ Builder 5.0;
- Microsoft Office;
- Quartus II;
- ORCAD;
- Matlab;
- Ride;
- Multisim

3.6 Custos

Levando em conta os componentes que foram utilizados e a quantidade de horas prevista, é apresentada a tabela 3.3, mostrando a estimativa de investimento/custo deste projeto para a produção de uma unidade. Não estarão sendo considerados os custos com resistores, capacitores, push bottons, etc e nem de equipamentos e software para os testes do projeto, que são cedidos pela universidade.

Tabela 3.3 – Tabela de custos do projeto

Recurso	Quantidade	Custo unit(R\$)	Custo(R\$)
Horas de Trabalho	500	15,00	7500,00
Kit altera flex 10k	1	750,00	750,00
Kit 8051	1	30,00	30,00
Conversor AD	1	75,00	75,00
Conversor DA	1	15,00	15,00
TUSB	1	9,50	9,50
AmpOp LF351	4	2,00	8,00
Display LCD	1	100,00	100,00
AmpOp OPA277	1	5,00	5,00
74LS373	3	1,50	4,50
74LS138	2	1,00	2,00
74LS00	1	1,00	1,00
INA128	1	15,00	15,00
Total			8515,00

4 Desenvolvimento

4.1 Hardware

O hardware foi subdivido em 10 módulos como descrito no diagrama de blocos. O desenvolvimento de cada bloco é descrito a seguir com maiores detalhes.

4.1.1 Controlador e Analisador de Circuitos

O microcontrolador é responsável por todas as ações que o sistema realiza, está praticamente interligado com todos os dispositivos montados. Todas as portas do microcontrolador foram utilizadas, sendo necessário a utilização de mapeamento em memória para a utilização de todos os dispositivos.

O *reset* do kit inicializa todo o sistema e a utilização de um cristal 11,0592 MHz foi suficiente para o desenvolvimento do projeto, sendo possível colocar cristais mais rápidos, não interferindo no seu funcionamento .

O esquemático na figura 4.1 mostra com detalhes todas as ligações com o kit 8031.

4.1.2 Teclado

O teclado foi desenvolvido utilizando 3 push buttons, um para confirmar escolha e os outros 2 para escolher os intervalos de sinais que são gerados, como mostra o esquemático na figura 4.2. O 74ls373 funciona como um *buffer* que é ativado pelo modo leitura do controlador e pelo endereço 8002h, ao qual permite a passagem do botão selecionado. Esse mapeamento em memória é controlado pelo microcontrolador com o auxílio de um decodificador que aciona o dispositivo que será utilizado.

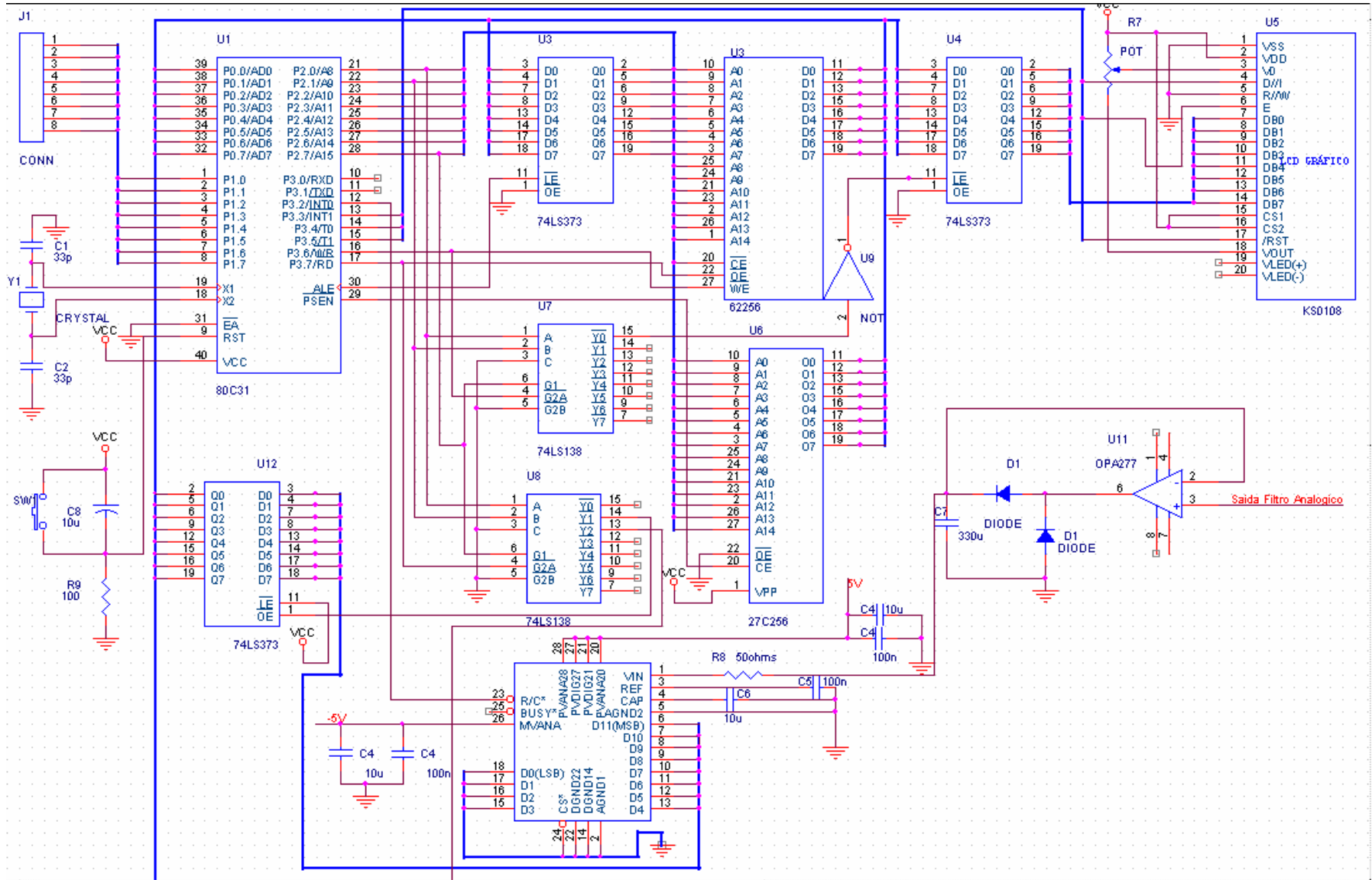


Figura 4.1 – Esquemático Projeto

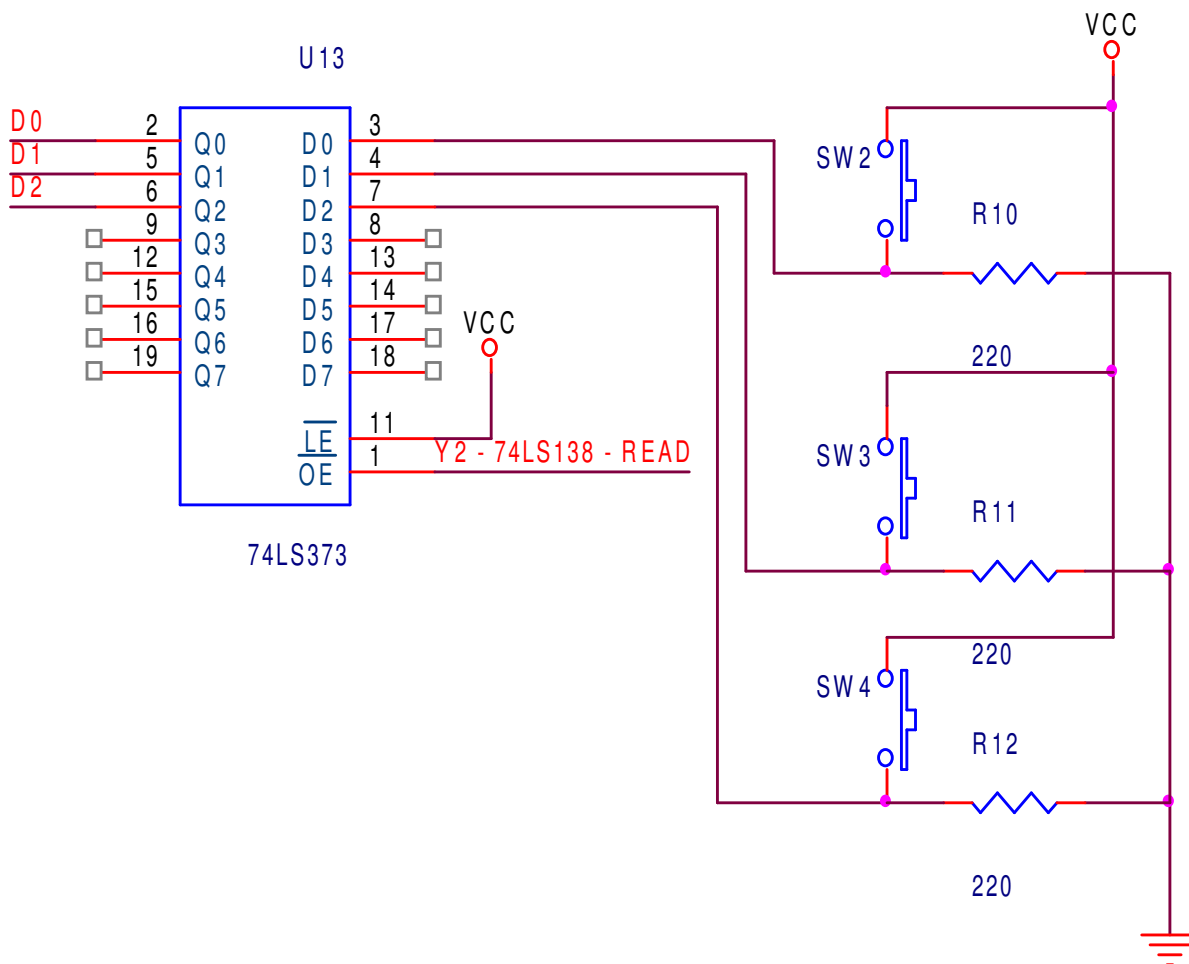


Figura 4.2 – Esquemático do Teclado

4.1.3 Gerador de Varredura

Para o desenvolvimento do gerador de Varredura foi utilizado o Kit Altera, que facilitou muito, pois só foi necessário colocar barramento de controle e um barramento de dados de saída. Os pinos utilizados do EXPAN_A foram 42 e 44 para seleção de velocidade do clock, respectivamente conectados aos pinos P1.7 e P1.6 do microcontrolador 8031, pinos 46, 48, 50, 52 e 54 para a mudança de frequência, respectivamente conectados aos pinos P1.5, P1.4, P1.3, P1.2 e P1.1 do microcontrolador 8031, e o pino 56 para sincronismo com o microcontrolador, port P1.0 do microcontrolador 8031, além desses o pino 60 que é o terra do kit foi ligado no mesmo terra de todo o circuito. No EXPAN_B foram utilizados os pinos 31, 33, 35, 37, 39, 41, 43 e 45, para saída de dados, esses pinos foram ligados diretamente no barramento de dados do DAC7613. A figura 4.3 mostra os EXPANs correspondentes e

como entender a numeração dos pinos do kit Altera e a figura 4.4 mostra o Kit Altera utilizado no projeto.

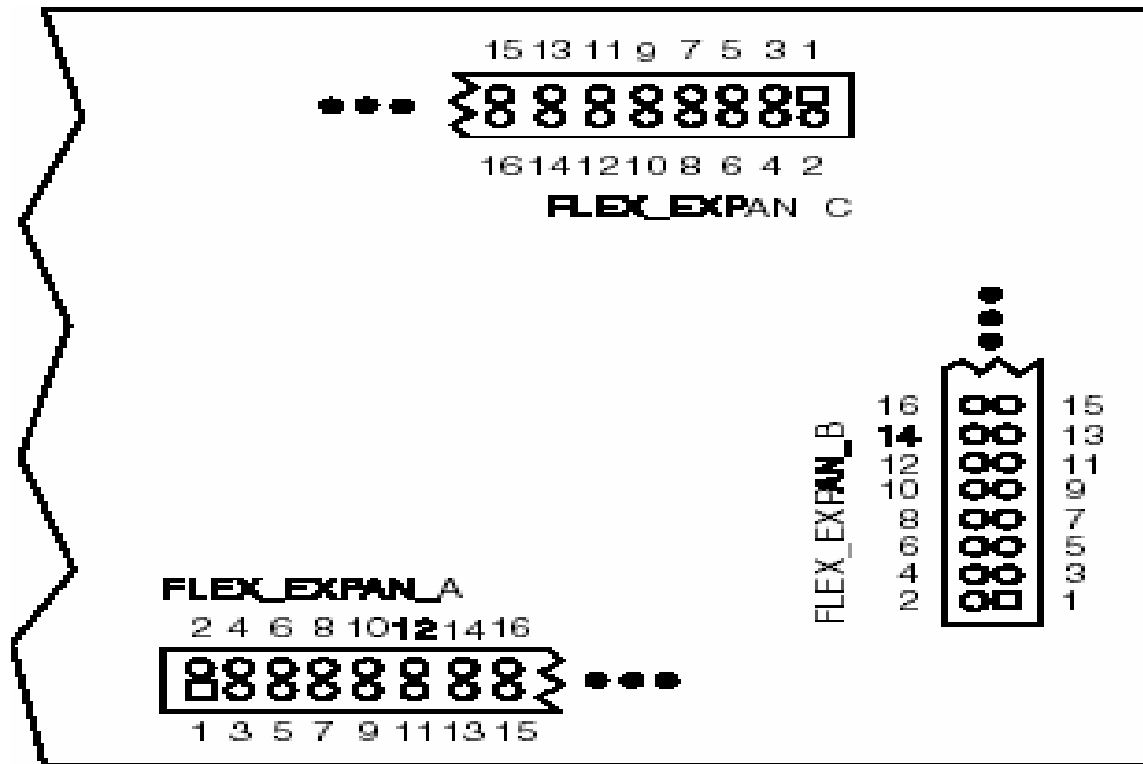


Figura 4.3 – Numeração dos pinos Kit Altera Flex 10k

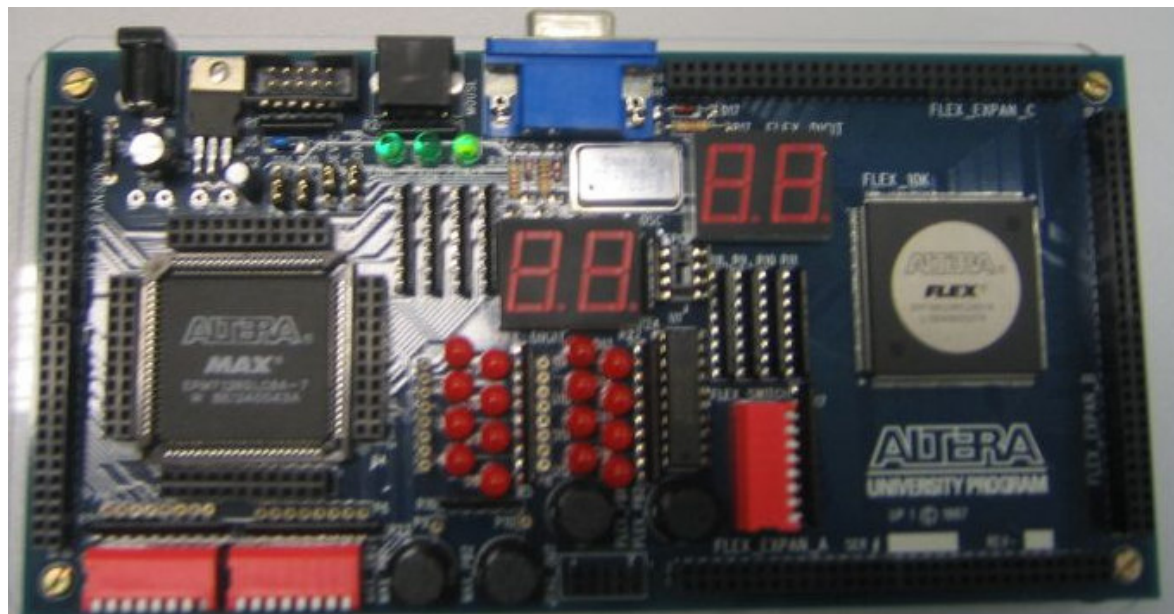


Figura 4.4 – Kit Altera Flex 10k

4.1.4 DAC

O DAC7613 foi montado de modo transparente, ou seja, possui dois registradores internos que permite a permanência dos dados no DAC que não foram utilizados, para permitir a velocidade máxima do DAC, que fica a espera de dados vindos do gerador de varredura para a conversão dos sinais digitais em analógicos. Foram utilizados os 8 bits mais significativos para o recebimento de dados, por não necessitar de todos os 12 bits para uma resolução maior. O pino 19 é a saída analógica, ou seja, sinal analógico, que é amplificado em 2 vezes pelo INA128 para trabalharmos com tensões de -5V a 5V. Esse sinal amplificado vai para os filtros analógicos. O esquemático na figura 4.5 mostra com maiores detalhes sua montagem.

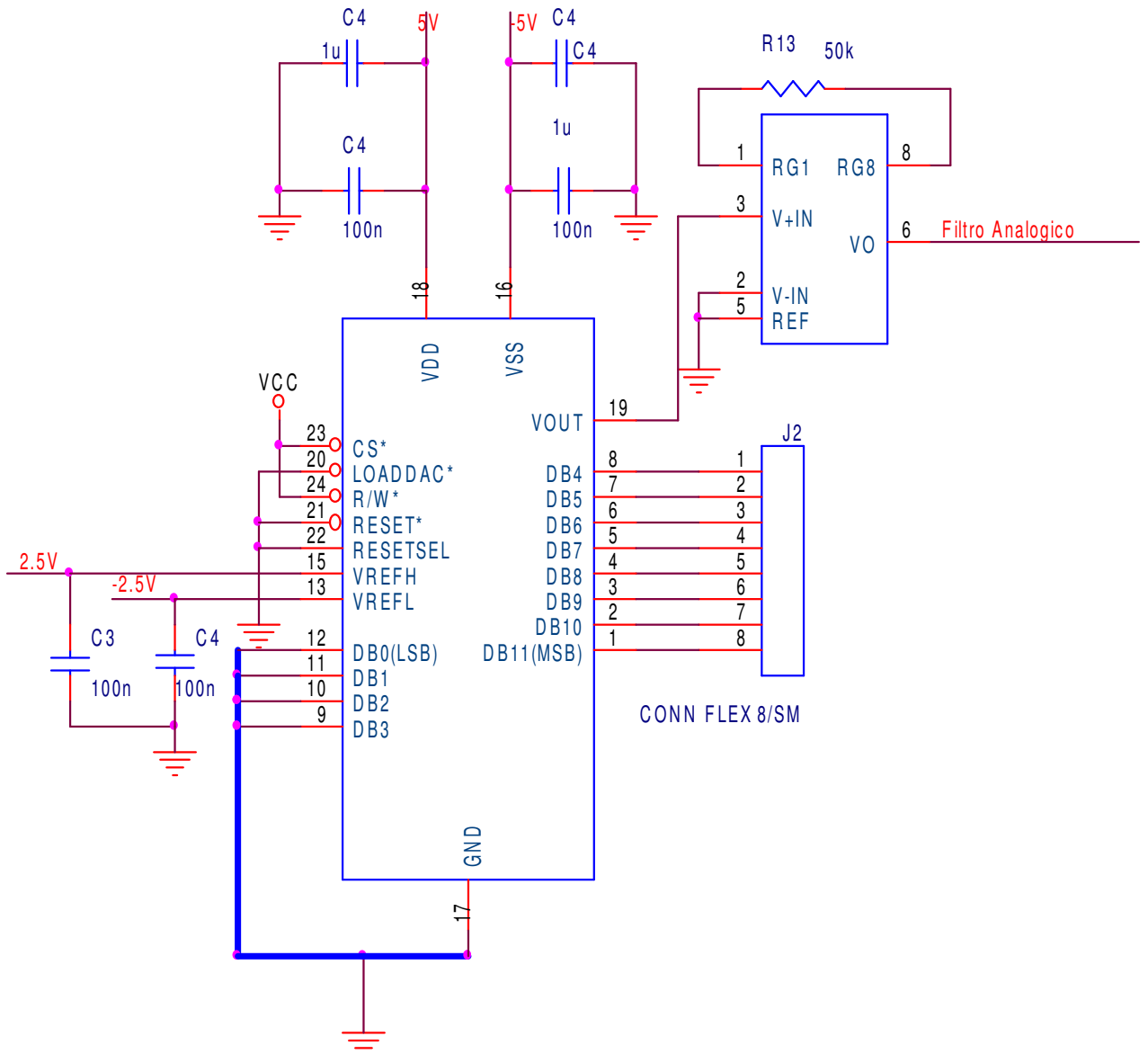


Figura 4.5 – Esquemático Módulo DAC

4.1.5 Filtros Analógicos

Foram criados 2 filtros de 4ª ordem, um filtro passa alta de 10 KHz e um filtro passa baixa de 20 KHz, e um terceiro filtro passa faixa com ambos os filtros anteriores, todos MFB e ganho 1. A Figura 4.6 mostra o Filtro Passa Baixas de 4ª ordem e a Figura 4.7 mostra o Filtro Passa Altas de 4ª ordem.

Abaixo as quadros resumos, tabelas 4.1 e 4.3, mostram como foram implementados filtros com ordens superiores a 2ª, para o modo MFB. As tabelas 4.2 e 4.4 são quadros resumos para montagem de filtros VCVS superiores a segunda ordem, que também podem ser montados.

Os filtros a serem utilizados devem ter sempre ganho 1, pois caso tenha ganho superior o sinal irá saturar, influenciando no resultado.

Tabela 4.1 - Filtro Passa Baixa MFB

1	Estabelecer o valor de K
2	Estabelecer o valor de f_c
3	Estabelecer o valor de PR (no caso do filtro Chebyshev)
4	Determinar os parâmetros a e b através da tabela apropriada
5	Determinar $C_2=10/f_c$ (comercial)
6	Determinar C_1
7	Determinar R_2
8	Determinar R_1
9	Determinar R_3
10	Montar protótipo... fazer testes...
11	Fazer ajuste de K e f_c
12	Montar o circuito definitivo

Tabela 4.2 - Filtro Passa Baixa VCVS

1	Estabelecer o valor de K
2	Estabelecer o valor de f_c
3	Estabelecer o valor de PR (no caso do filtro Chebyshev)
4	Determinar os parâmetros a e b através da tabela apropriada
5	Determinar $C_2=10/f_c$ (comercial)
6	Determinar C_1
7	Determinar R_1
8	Determinar R_2
9	Determinar R_3
10	Determinar R_4
11	Montar protótipo... fazer testes...
12	Fazer ajuste de K e f_c
13	Montar o circuito definitivo

Tabela 4.3 - Filtro Passa Alta MFB

1	Estabelecer o valor de K
2	Estabelecer o valor de f_c
3	Estabelecer o valor de PR (no caso do filtro Chebyshev)
4	Determinar os parâmetros a e b através da tabela apropriada
5	Determinar $C_1=10/f_c$ (comercial)
6	Determinar C_2
7	Determinar R_1
8	Determinar R_2
9	Montar protótipo... fazer testes...
10	Fazer ajuste de K e f_c
11	Montar o circuito definitivo

Tabela 4.4 - Filtro Passa Alta VCVS

1	Estabelecer o valor de K
2	Estabelecer o valor de f_c
3	Estabelecer o valor de PR (no caso do filtro Chebyshev)
4	Determinar os parâmetros a e b através da tabela apropriada
5	Determinar $C=10/f_c$ (comercial)
6	Determinar R_1
7	Determinar R_2
8	Determinar R_3
9	Determinar R_4
10	Montar protótipo... fazer testes...
11	Fazer ajuste de K e f_c
12	Montar o circuito definitivo

4.1.6 Detector de Pico

O detector de pico montado foi o mais básico possível, pois era suficiente para o projeto. Esse detector de pico, recebe as informações vindas do filtro a ser analisado, gerando o pico do sinal, com um decréscimo de 0,7 V referente ao diodo. O capacitor de poliéster de 330n foi suficiente para manter o sinal carregado, até a chegada do próximo sinal.

A figura 4.8 mostra o esquemático do circuito montado.

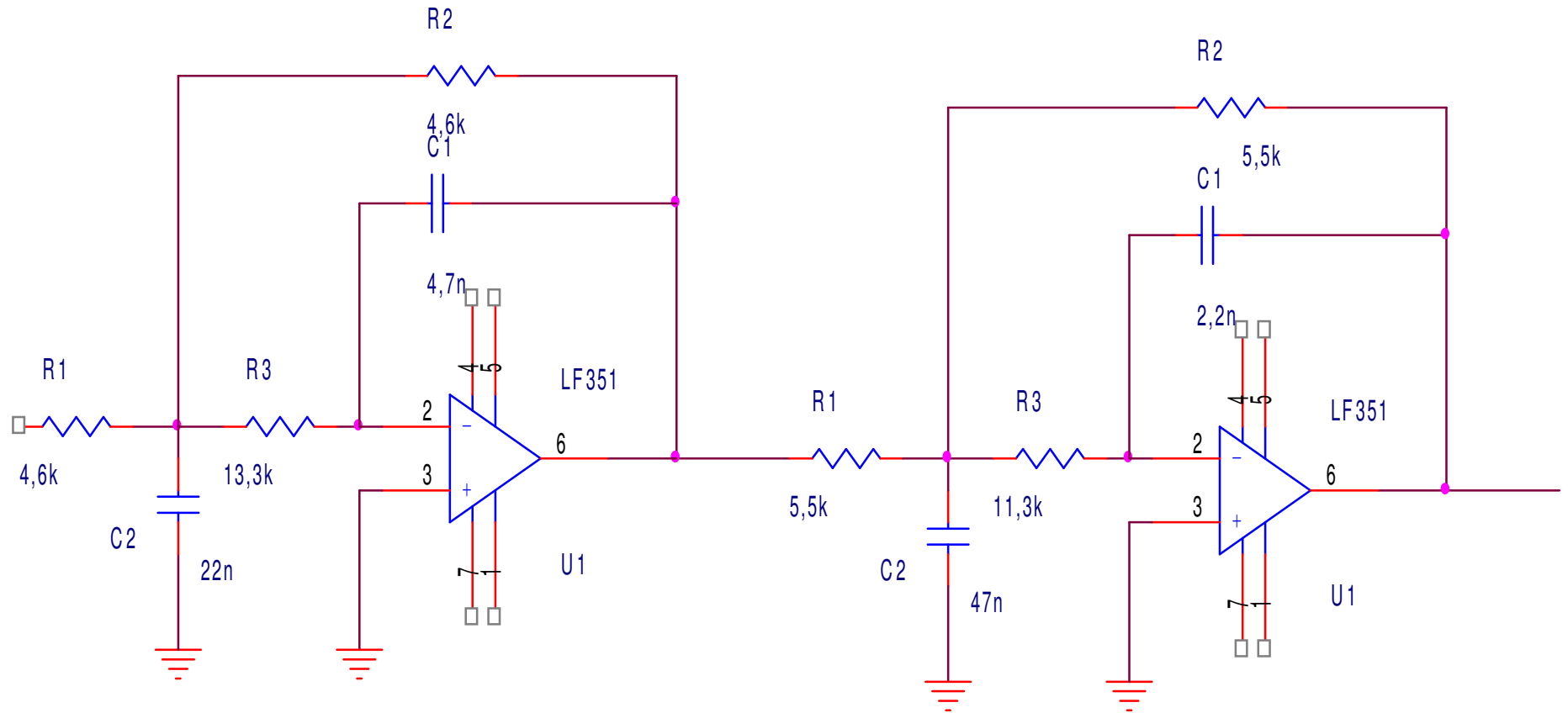


Figura 4.6 – Filtro Passa Baixas 4ª ordem

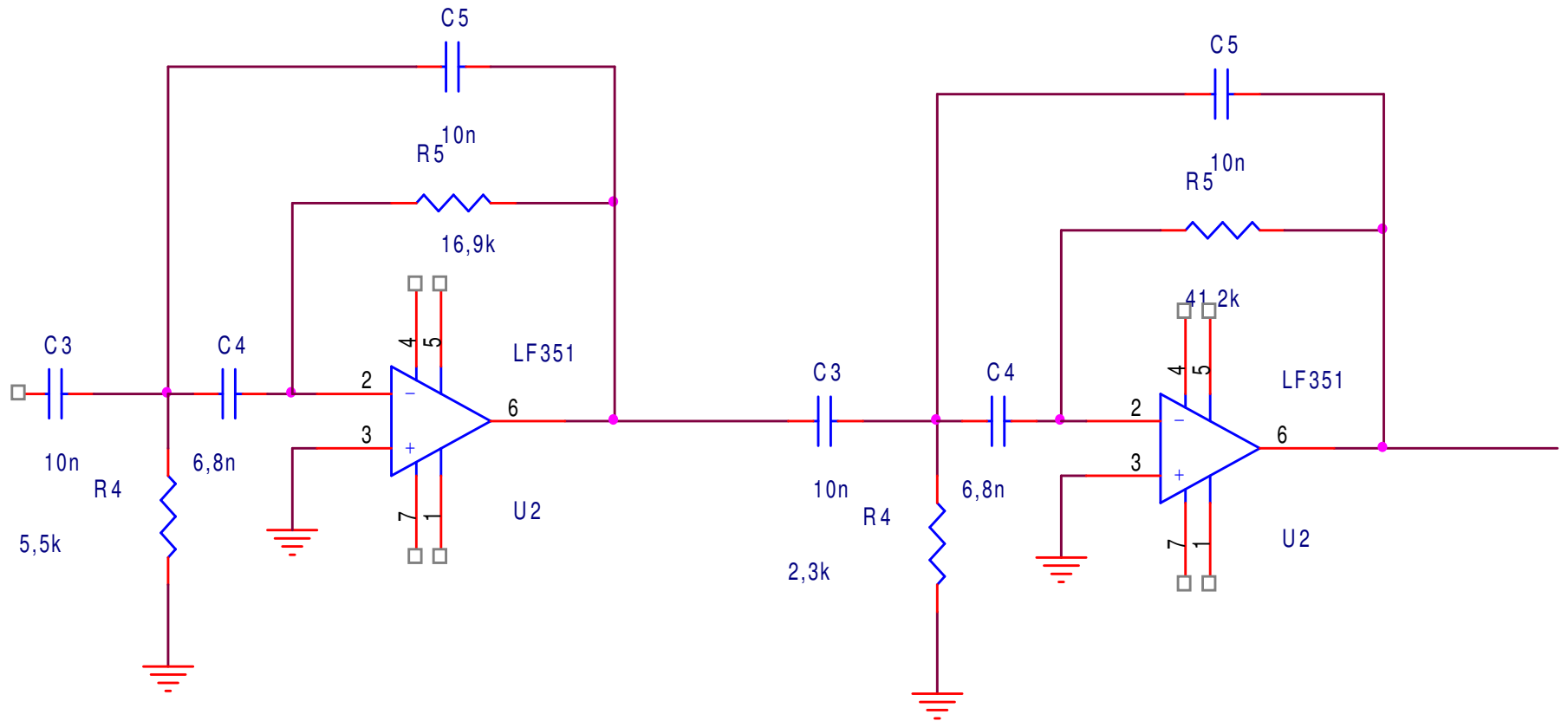


Figura 4.7 – Filtro Passa Altas 4ª ordem

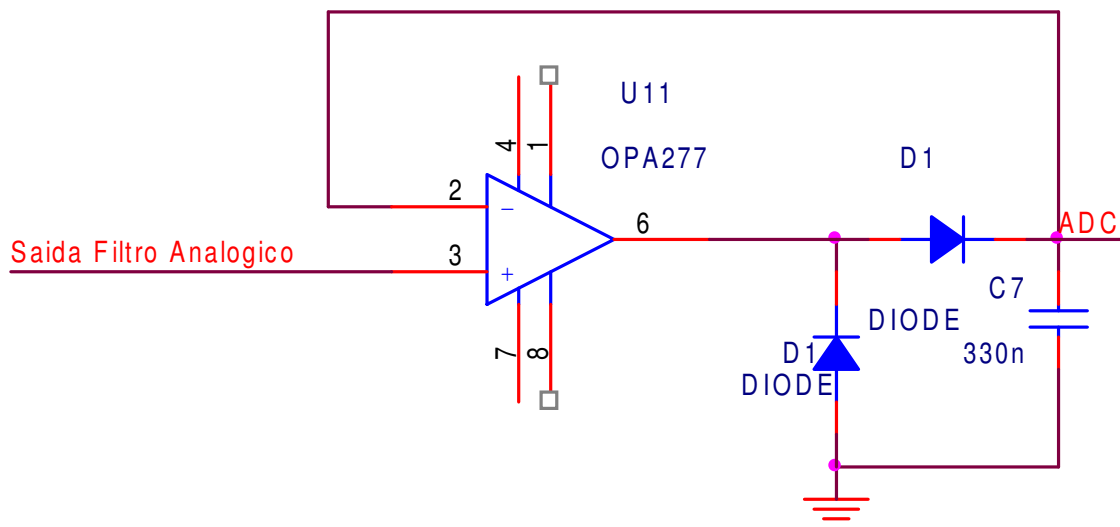


Figura 4.8 – Esquemático Detector de Pico

4.1.7 ADC

O ADS7810 foi montado com controle do microcontrolador que a partir do pino R/C seta o momento que o ADC converte os dados digitais em analógicos, para a leitura desses. Foi utilizado mapeamento em memória, no qual o CI 74ls373, funciona como latch e permite a passagem de dados apenas no endereço 8001h de memória e, no modo read do microcontrolador como, se pode ver pelo esquemático na Figura 4.9. Em caso contrário, o barramento não recebe os dados convertidos. Foram utilizados apenas os 8 bits mais significativos, pois o controlador trabalha com dados de 8 bits, e tomando em consideração que os bits menos significativos poderiam ser ruído. O pino Busy, ou pino 25, do ADS7810 não foi utilizado, pois a velocidade de conversão de dados é mais rápido que um ciclo de instrução do microcontrolador, assim não é preciso se preocupar com o tempo de conversão do ADC.

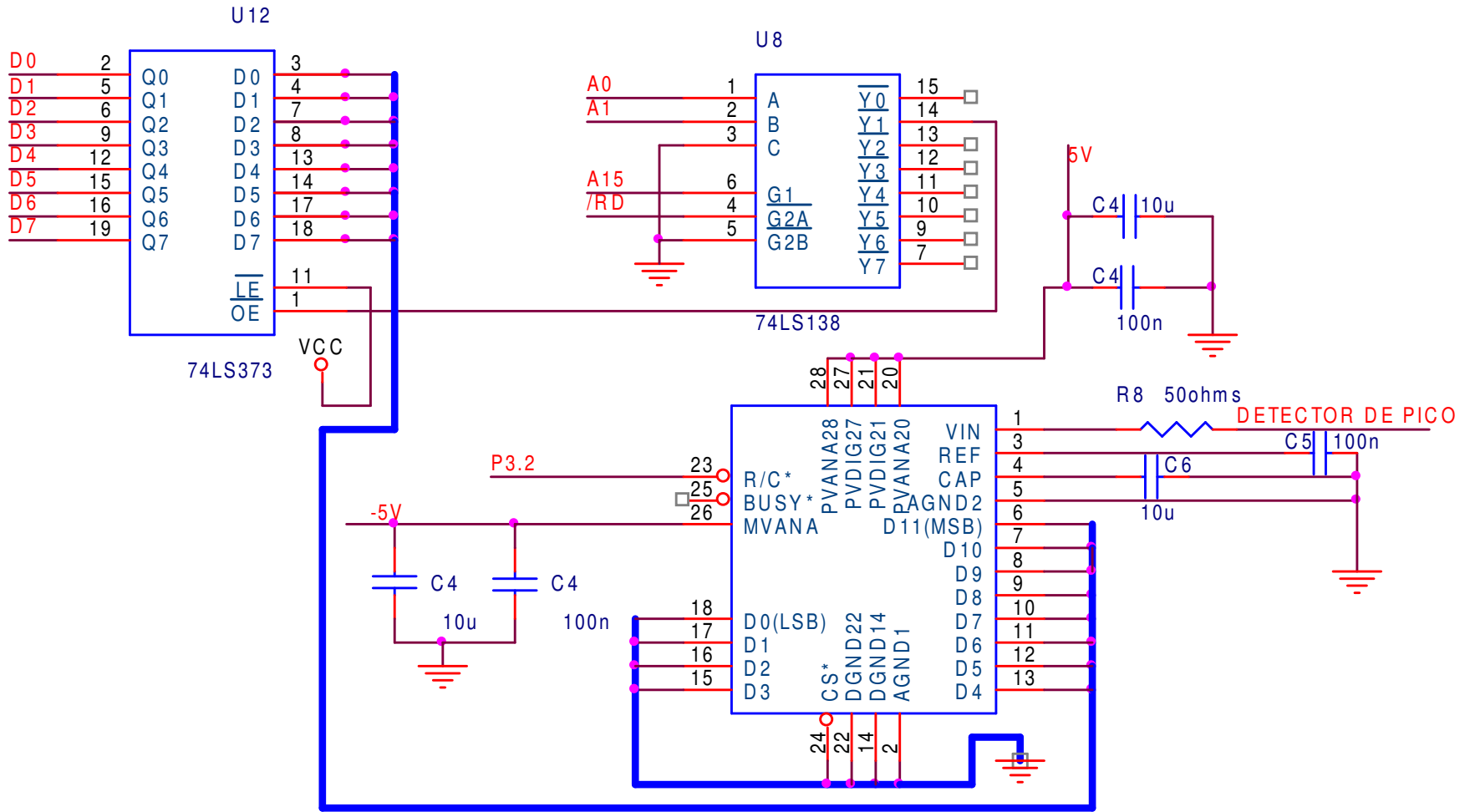


Figura 4.9 – Esquemático do funcionamento do ADC

4.1.8 Comunicação com o computador

A comunicação com o computador é feita através da porta USB, utilizando o kit USB que contém o componente TUSB, ligado ao kit do microcontrolador. A Figura 4.10 mostra o esquemático do kit, que utiliza um cristal de 12 MHz. Os pinos Rx e Tx, pinos 11 e 12, do microcontrolador são ligados respectivamente aos pinos SOUT e SIN, pinos 17 e 19, do kit Conversor USB.

4.1.9 LCD

O LCD gráfico recebe informações do microcontrolador, através dos pinos de dados, no endereço 8000h e modo de escrita. Os pinos de CS foram deixados ativados para não necessitar controle, pois não havia mais pinos livres na unidade de controle. O pino de R/W do LCD foi deixado em terra, pois não havia necessidade de leitura do LCD, desta forma o display fica sempre em modo de escrita. O microcontrolador ficou responsável também pelos pinos de D/I, E e RST, para controlar se são dados ou instruções, ativar ou não ativar e resetar ou não resetar o LCD, respectivamente. A tabela 4.5 mostra a descrição dos módulos do display LCD gráfico, e de como devemos utilizá-lo.

A figura 4.11 mostra o esquemático do LCD gráfico utilizado e a figura 4.12 seu diagrama em blocos.

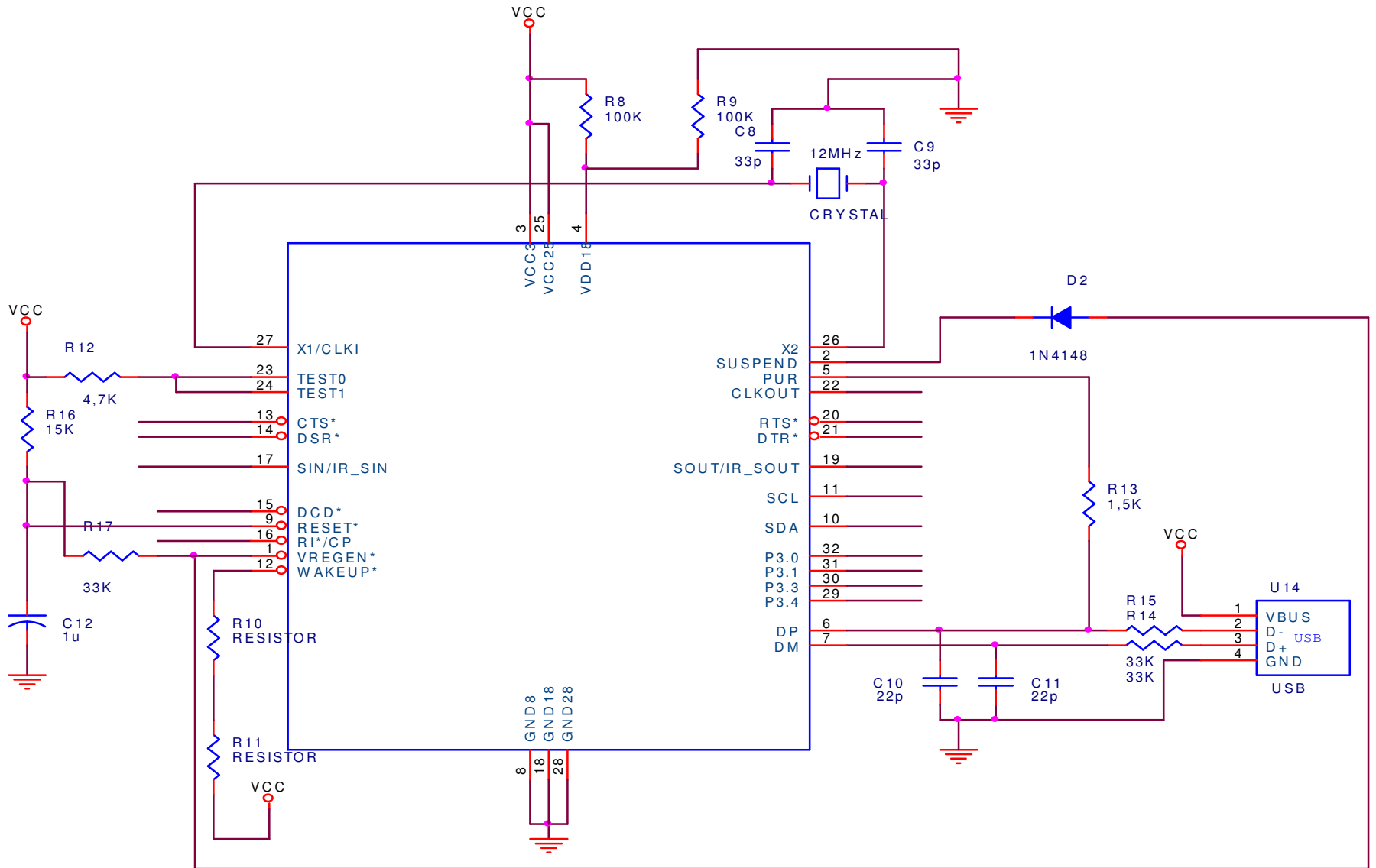


Figura 4.10 – Esquemático USB

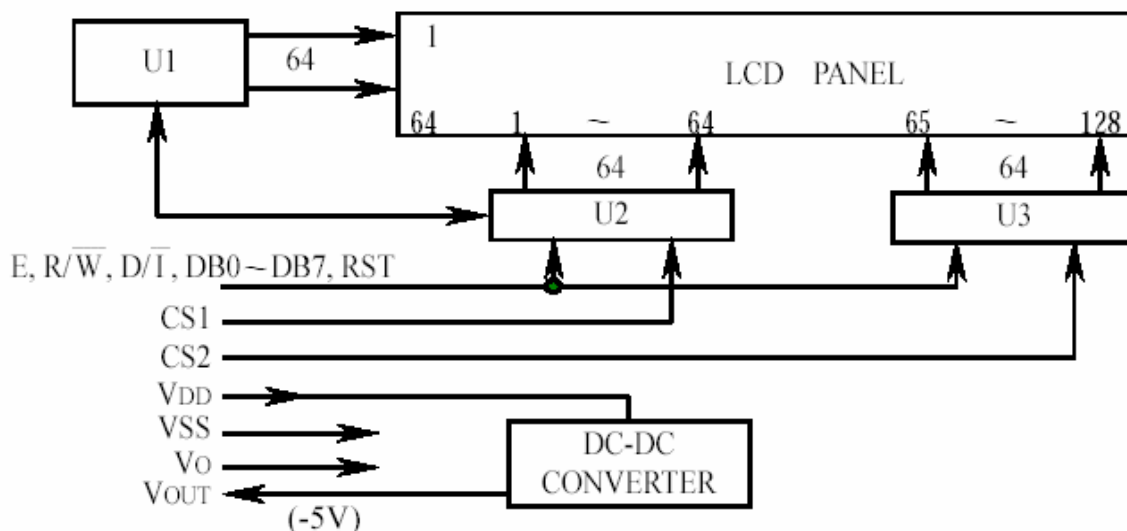


Figura 4.11 – Diagrama em Blocos do Display LCD

Tabela 4.5 – Descrição dos módulos do Display LCD

Pino	Nome	Descrição
1	VSS	GND
2	VDD	VCC
3	V0	Tensão ajuste de contraste
4	D/I*	Seleção 0-instrução 1-dados
5	R/W*	Seleção 0-write 1-read
6	E	1 ou (1 -> 0) habilita e 0 - desabilitado
7	DB0 LSB	Barramento de Dados
8	DB1	Barramento de Dados
9	DB2	Barramento de Dados
10	DB3	Barramento de Dados
11	DB4	Barramento de Dados
12	DB5	Barramento de Dados
13	DB6	Barramento de Dados
14	DB7 MSB	Barramento de Dados
15	CS1	Seleção primeiro bloco
16	CS2	Seleção segundo bloco
17	RST*	Seleção 0-reset 1-não reset
18	Vout	Tensão saída
19	Vled(+)	Anodo para LED
20	Vled(-)	Catodo para LED

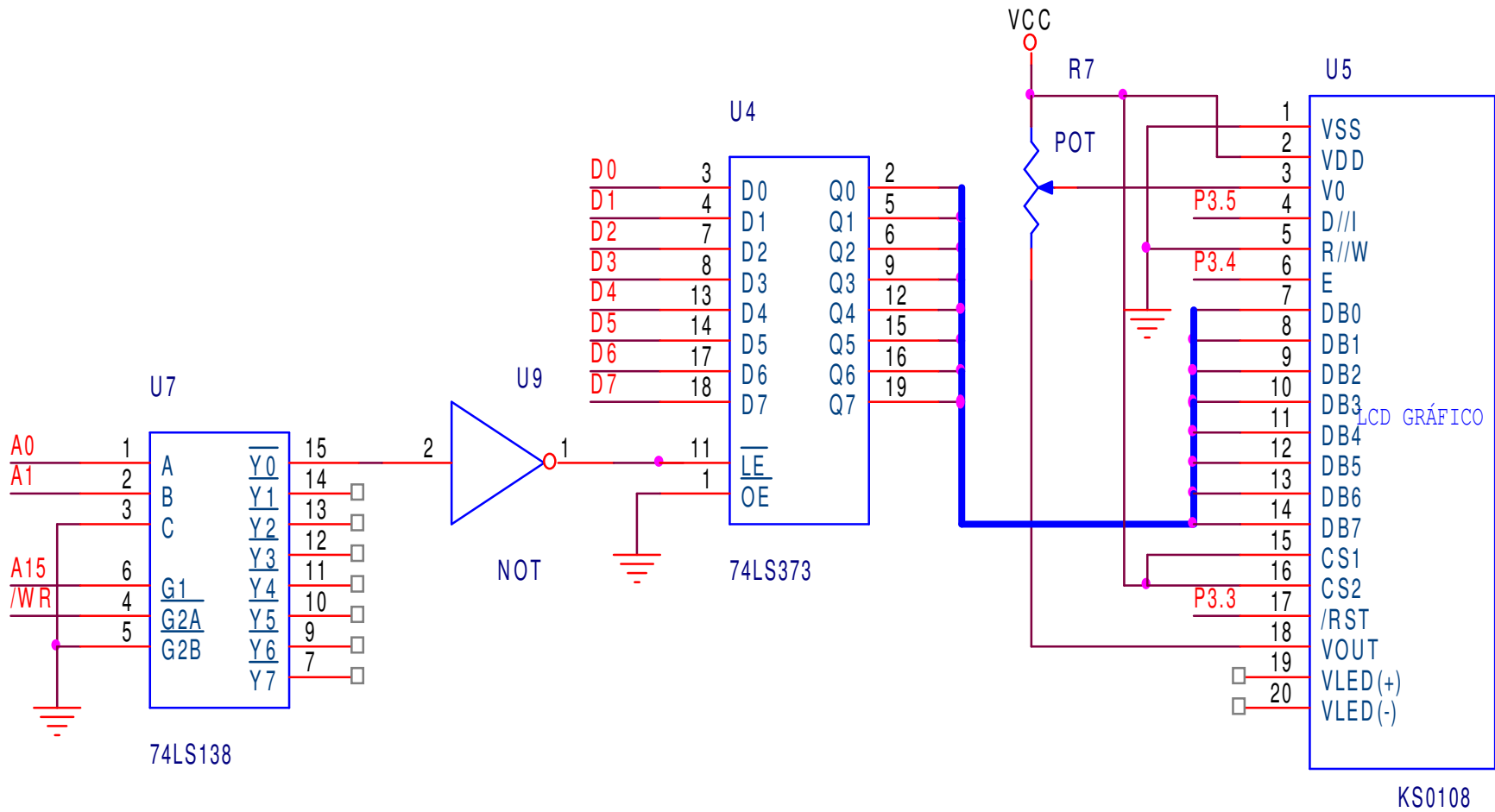


Figura 4.12 – Esquemático do funcionamento LCD gráfico

4.1.10 Alimentação

A alimentação no circuito é de -5V, 5V e Terra, pois a maioria dos componentes utilizados trabalham com essas tensões. Porém o DAC necessita de tensões de -2,5V e 2,5V. Para isso foram utilizados divisores de tensões, gerando essas tensões.

O kit USB utiliza tensões de 3,3V, mas o kit já possui um regulador de tensão para isso.

4.2 Firmware

O firmware do kit 8031 foi desenvolvido mediante o desenvolvimento do hardware, sendo um controlador do projeto. Esse firmware teve como preocupação o controle do kit altera e de mapeamento em memória dos dispositivos, ou seja, existiam mais de um dispositivo no port de dados do microcontrolador, tendo como necessidade o controle de acionamento na porta pelo firmware para cada dispositivo. O Fluxograma na figura 4.13 mostra todo o funcionamento.

Já no programa destinado ao kit altera desenvolvido em VHDL. O gerador de varredura funcionava com leitura a memória ROM, e para aumentar a frequência de cada sinal era diminuído a quantidade de pontos de leitura dessa memória. Para isso foi necessário o armazenamento de pontos uma senoide na memória ROM, nessa memória foram armazenados 1024 valores. Essa leitura da memória foi feita seqüencialmente por um contador com incremento que podia ser variado, para aumentar a frequência. Esse contador só é iniciado quando o microcontrolador manda o sinal de sincronismo, e mantém contado até o sinal ser encerrado, ou seja enquanto o sinal de *start* tem valor 1 a contagem continua, caso *start* seja 0 o contador era zerado.

Foi utilizado o clock interno do kit, 24MHz, porém a velocidade interna era muito superior a velocidade do DAC, necessitando de alguns contadores para diminuir sua frequência de funcionamento.

O diagrama e a simulação nas figuras 4.14 e 4.15 respectivamente mostram o correto funcionamento do dispositivo.

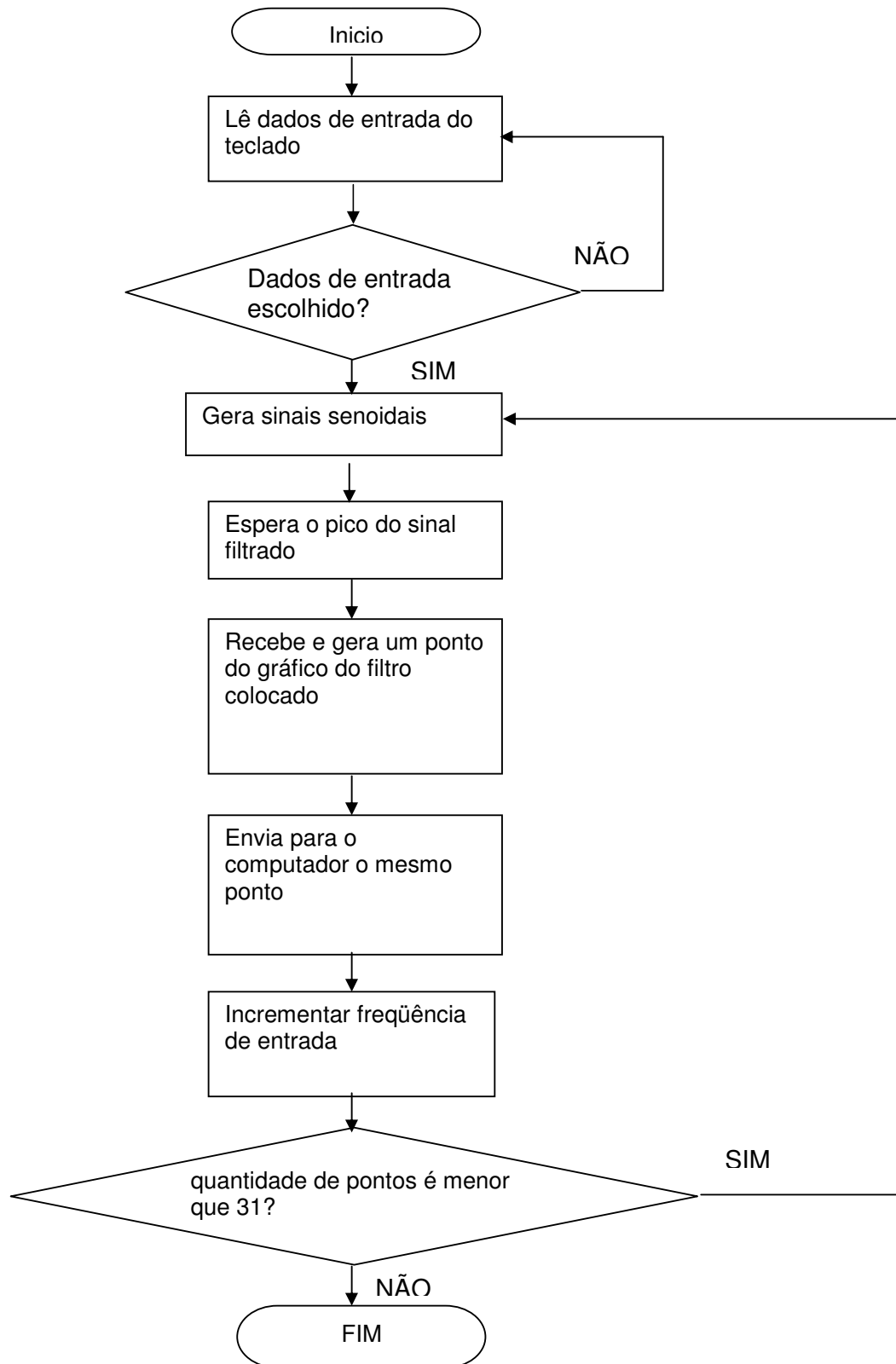


Figura 4.13 – Fluxograma do Firmware kit 8031

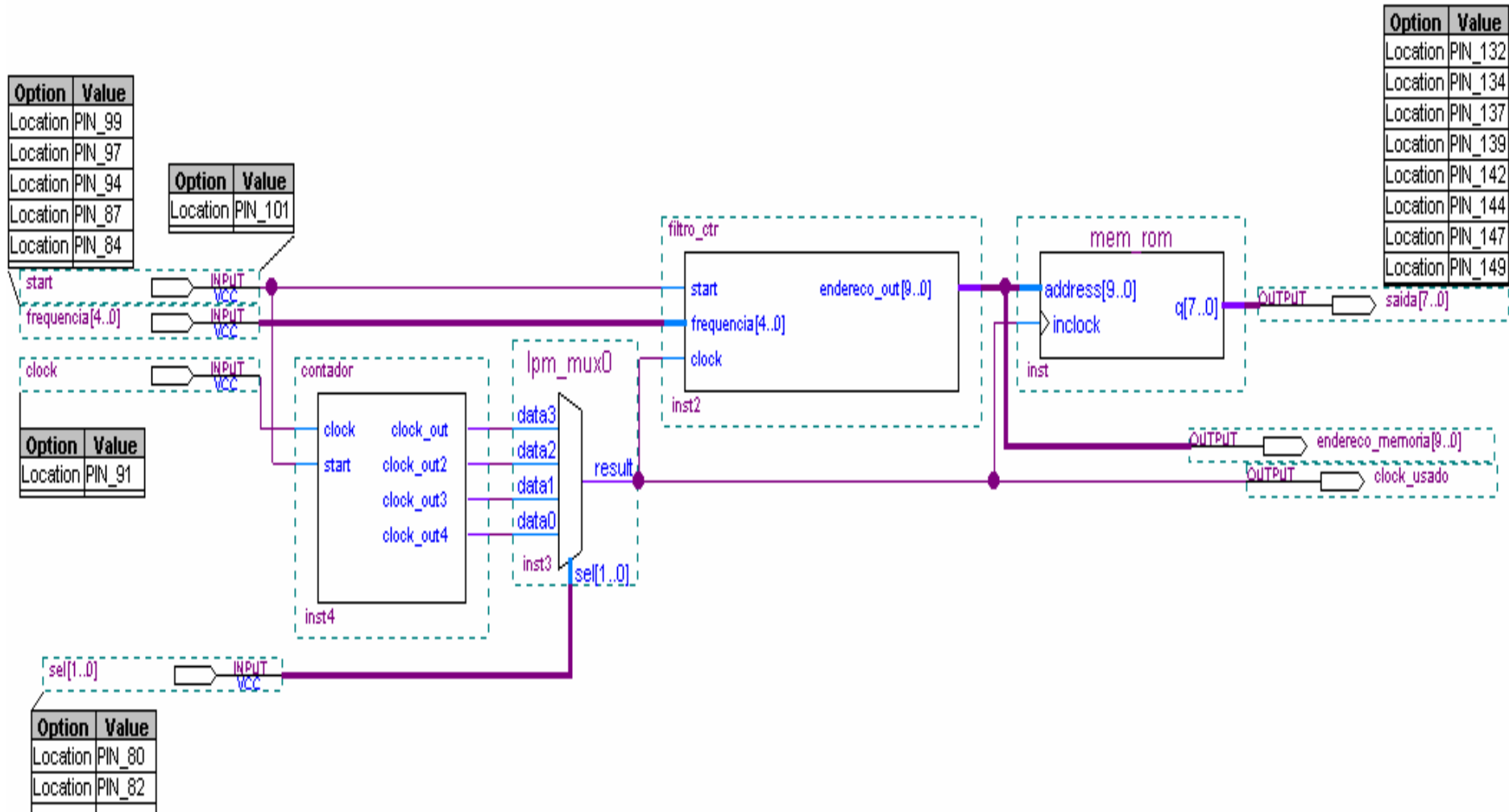


Figura 4.14 – Diagrama em Blocos Gerador de Varredura

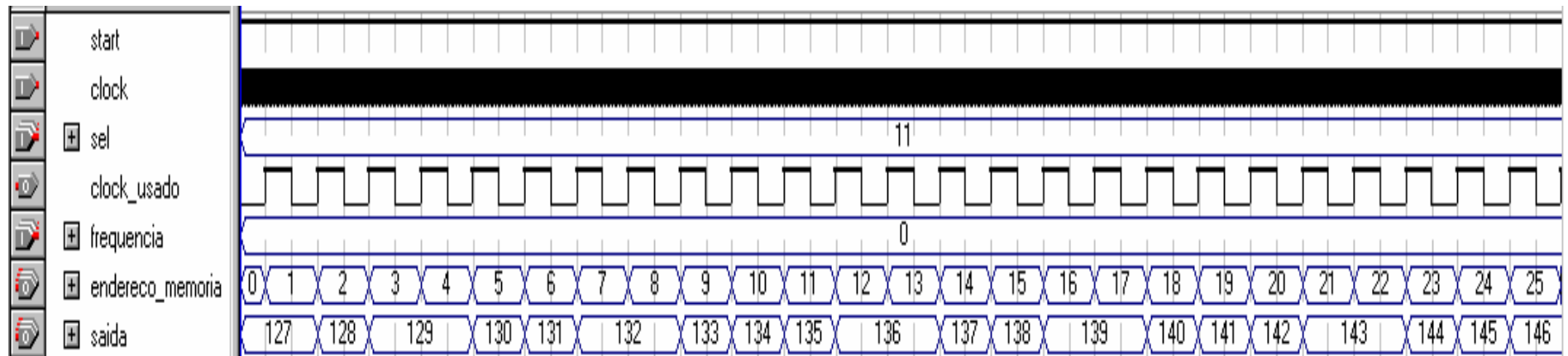


Figura 4.15 – Simulação Gerador de Varredura

4.3 Software

O software é dependente do hardware, e necessita das informações geradas por este. As figuras 4.16 e 4.17 mostram os diagramas do software.

Caso de uso:

- Geração Gráfica – resposta gráficas dos valores obtidos pelo microcontrolador.

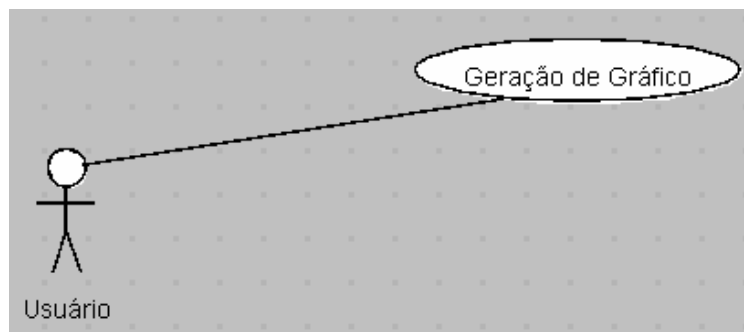


Figura 4.16 – Diagrama Caso de Uso

Classes utilizadas:

- Tela – responsável pela exibição gráfica do software em tempo real, usando componentes prontos da Borland;
- Port – realiza a comunicação genérica com o kit USB.

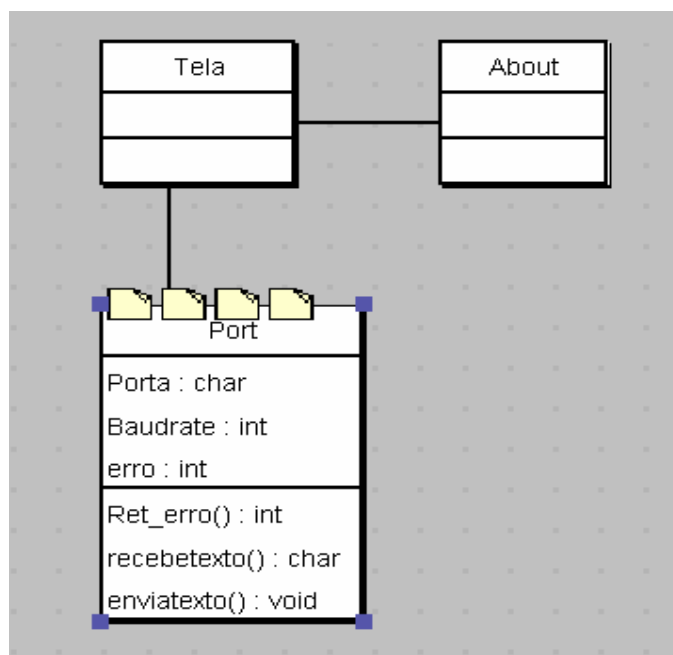


Figura 4.17 – Diagrama de Classes

Protótipo da Interface – O software desenvolvido roda em plataforma Windows oferecendo a interface gráfica, facilitando a visualização dos comportamentos dos filtros utilizados. Na figura 4.18 temos o protótipo da tela do software

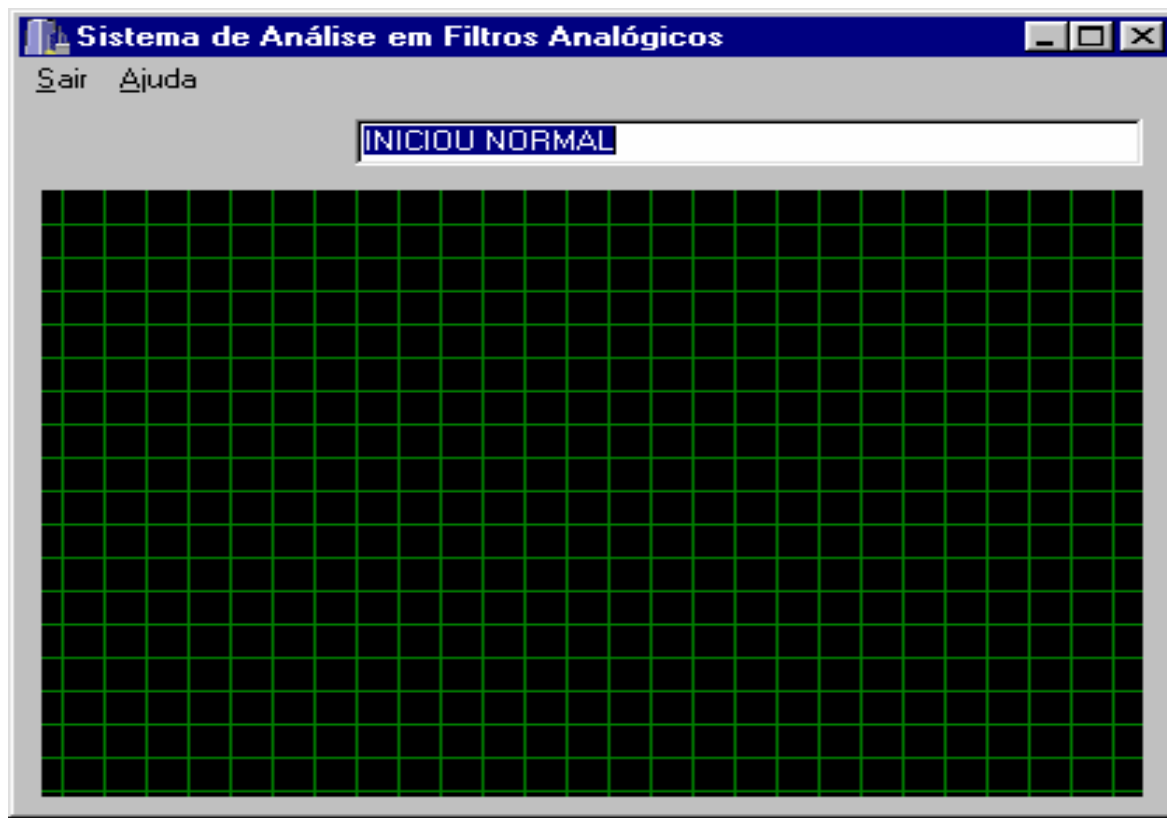


Figura 4.18 – Protótipo de Interface para o PC

5. Resultados

Os sinais em freqüência gerados pelo microcontrolador 8031, quando utilizado apenas este, se limitou a 4KHz, porém a intenção era obter sinais próximos a 1MHz. O gerador de varredura gerou sinais em freqüência até 45KHz, limitados nesse caso pelo DAC.

O intervalo gerado pelo Gerador de Varredura foi de sinais em freqüência de 1,5KHz a 45 KHz, com passos de 1,5KHz, gerando 31 sinais. Ficou em testes ainda a geração de outros intervalos com freqüências de 150Hz a 3KHz, e com esses passos respectivamente. Esses não se tornam satisfatório para filtros com baixa freqüência, pois a identificação desses seria muito difícil, por outro lado filtros entre esse intervalo se torna totalmente satisfatório.

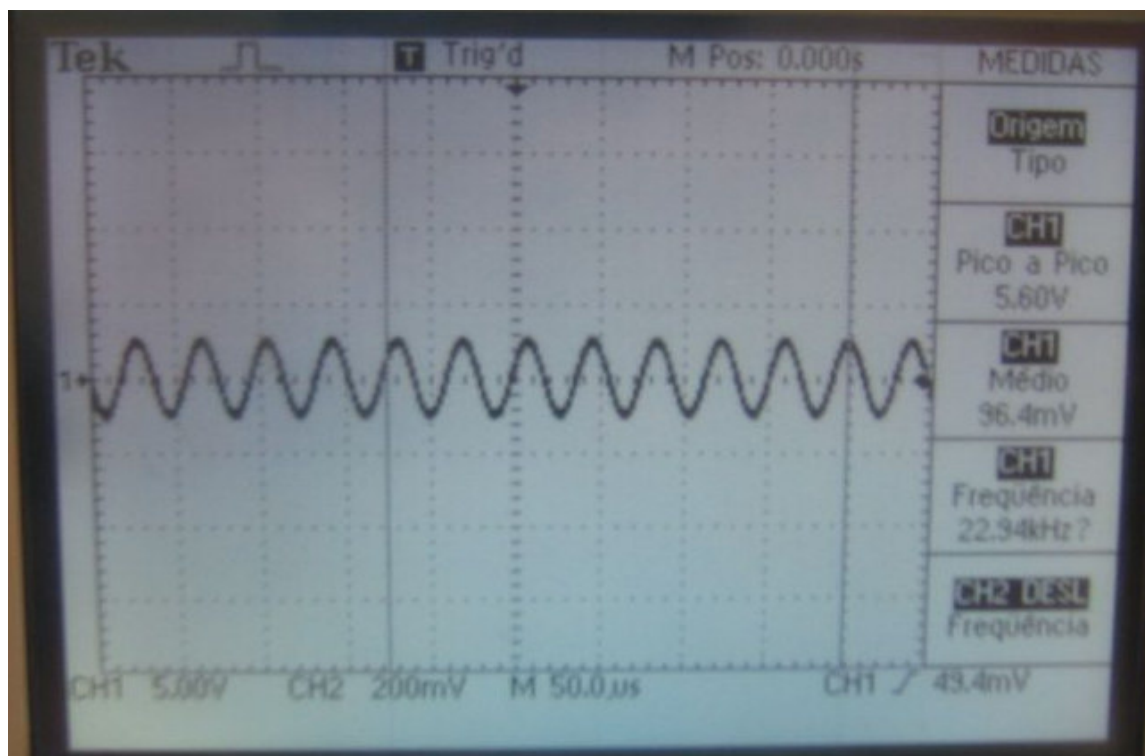


Figura 5.1 – Um dos sinais gerados

O Detector de Pico funcionou como o esperado, pois detecta a tensão máxima dos sinais, considerando um decréscimo de 0,7V no pico de cada sinal, pois existe um diodo. Essa compensação não foi realizada ainda após, pois não houve a preocupação ainda com as escalas do gráfico gerado, mas a necessidade dessa compensação pode

ser feita tanto no firmware quanto no software, ou utilizando um somador na saída do detector de pico, ajustando a tensão de saída para o valor real.

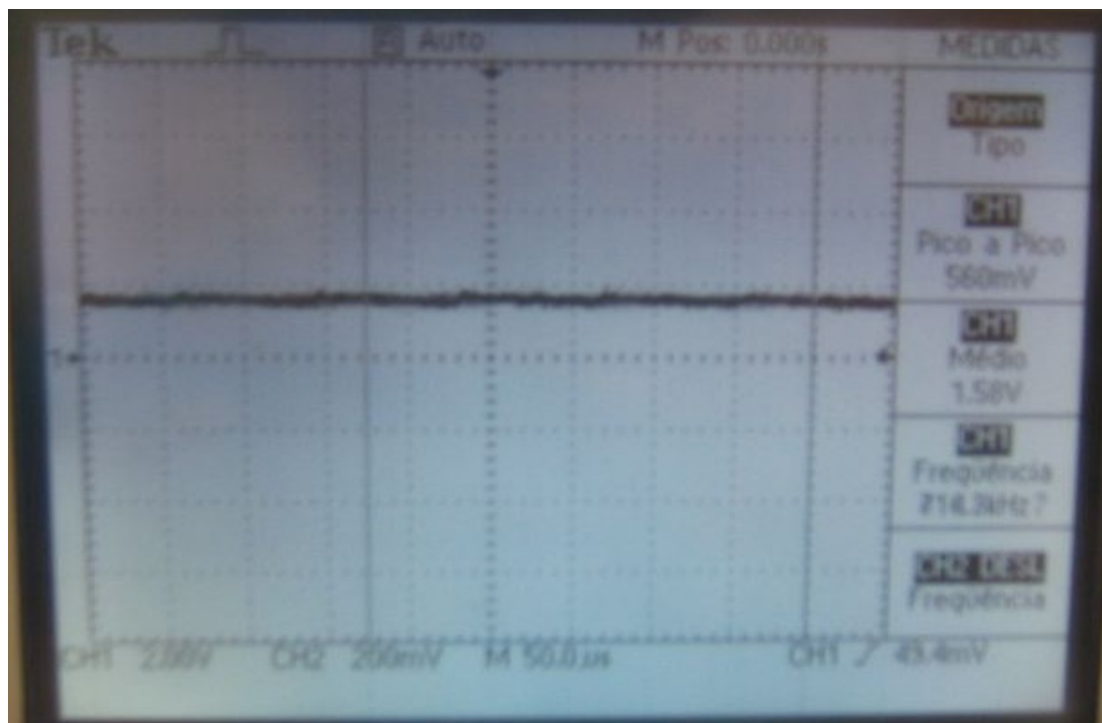


Figura 5.2 – Detector de Pico em funcionamento

Os gráficos gerados mostram o comportamento do filtro utilizado. Para o usuário esta é a informação mais valiosa. Porém esses gráficos não possuem dados como a escala e a frequência de corte, e assim não é possível identificar as três bandas de frequência: banda de passagem, banda de transição e banda de corte faixas.

Alguns dos pontos do gráfico foram gerados errados, mas isso não atrapalha no gráfico final, isso ocorre porque os componentes utilizados não são ideais

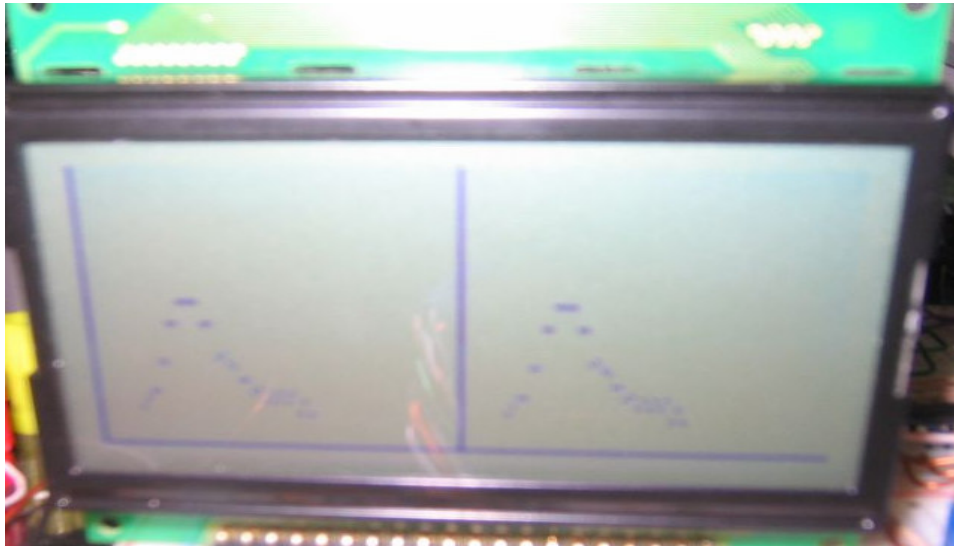


Figura 5.3 – Filtro Passa Faixas

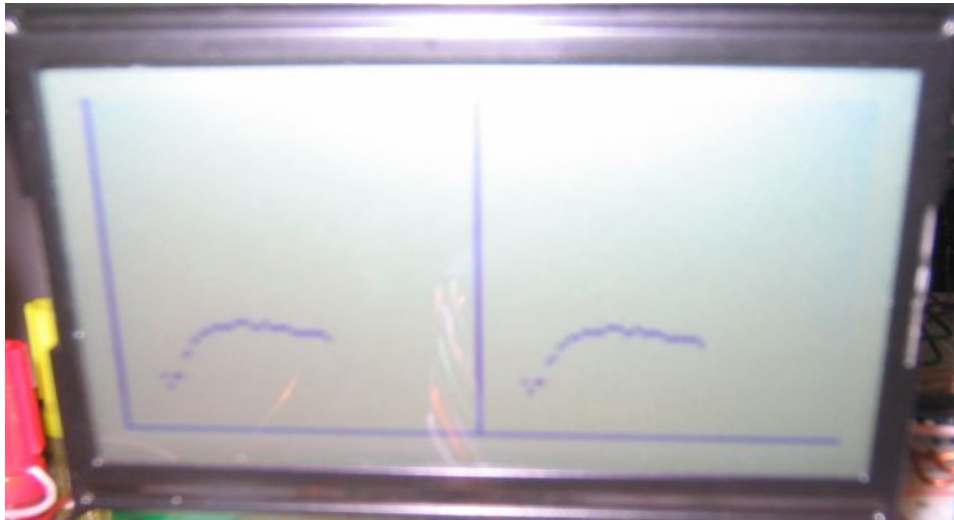


Figura 5.4 – Filtro Passa Altas

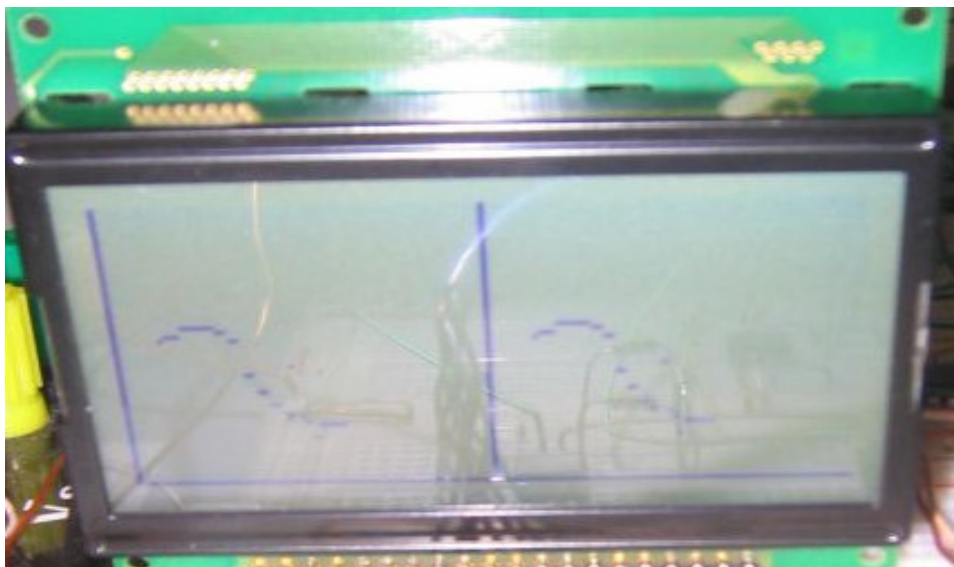


Figura 5.5 – Filtro Passa Baixas

6 Conclusão

Pode-se verificar que o projeto respondeu ao que foi proposto, mas ainda necessita de alguns detalhes para um melhor entendimento para o usuário, porém a continuidade deste é totalmente viável.

Os sinais obtidos pelo kit altera foram limitados principalmente pelo DAC, pois a proposta inicial desde seria de conseguir sinais até 1MHz, ou pelo menos próximos desse patamar. Mas apesar disso, os sinais amostrados funcionaram perfeitamente.

Outra possível tarefa seria a utilização de apenas um microprocessador, com muito mais recursos, principalmente com mais poder de processamento, pois com testes realizados apenas com o kit 8031, sem o kit Altera, o máximo obtido foi um sinal de 4KHz, e assim diminuindo custo e facilitando no desenvolvimento deste.

A utilização de um Display gráfico oferece ao usuário uma maior interação, permitindo uma visão mais comercial do produto.

Com o desenvolvimento desse projeto torna se mais prático fazer testes com filtros analógicos, e notar se o filtro montado está funcionando corretamente.

6 Referências Bibliografias

PERTENCE JUNIOR, Antônio. **Amplificadores Operacionais e Filtros Ativos**. 6ª edição. São Paulo: Bookman, 2003.

GRUITER, Arthur François de, **Amplificadores operacionais: fundamentos e aplicações**. São Paulo: McGraw-Hill, 1988.

CENDON, Rodrigo Villaverde. Artigo **Conversor USB - Serial**. Curitiba, 2004.

CICHACZEWSKI, Ederson. **Interface Display LCD - 8031**. Curitiba, 2002.

FREITAS, Ronald Pioli de; LAMOGLIA, Vanessa. **Flex 10k Dispositivo Lógico Programável com funções de memória e blocos lógicos incorporados**. Curitiba, 2003.

HAYKIN, Simon; VEEN, Barry Van. **Sinais e sistemas**. Trad. José Carlos Barbosa dos Santos. Porto Alegre: Bookman, 2001.

FRANCO, Sergio. **Design with operational amplifiers and analog integrated circuits**. Third Edition. MacGraw-Hill, 2002.

NICOLOSI, Denys E. Campion. **Microcontrolador 8051 detalhado**. 2ª edição. São Paulo: Editora Érica Ltda, 2000.

TEXAS INSTRUMENTS. “**12-Bit, Voltage Output Digital-To-Analog Converter**”. Disponível em WWW por: <http://www-s.ti.com/sc/ds/dac7613.pdf> (27/09/2000).

TEXAS INSTRUMENTS. “**12-Bit 800kHz Sampling CMOS Analog-to-Digital Converter**”. Disponível em WWW por: <http://www-s.ti.com/sc/ds/ads7810.pdf> (27/09/2000).

TEXAS INSTRUMENTS. “**High Precision Operational Amplifiers (Rev. A)**”. Disponível em WWW por: <http://www-s.ti.com/sc/ds/opa277.pdf> (21/04/2005).

TEXAS INSTRUMENTS. “**Precision, Low Power Instrumentation Amplifiers (Rev. B)**”. Disponível em WWW por: <http://www-s.ti.com/sc/ds/ina128.pdf> (24/02/2005).

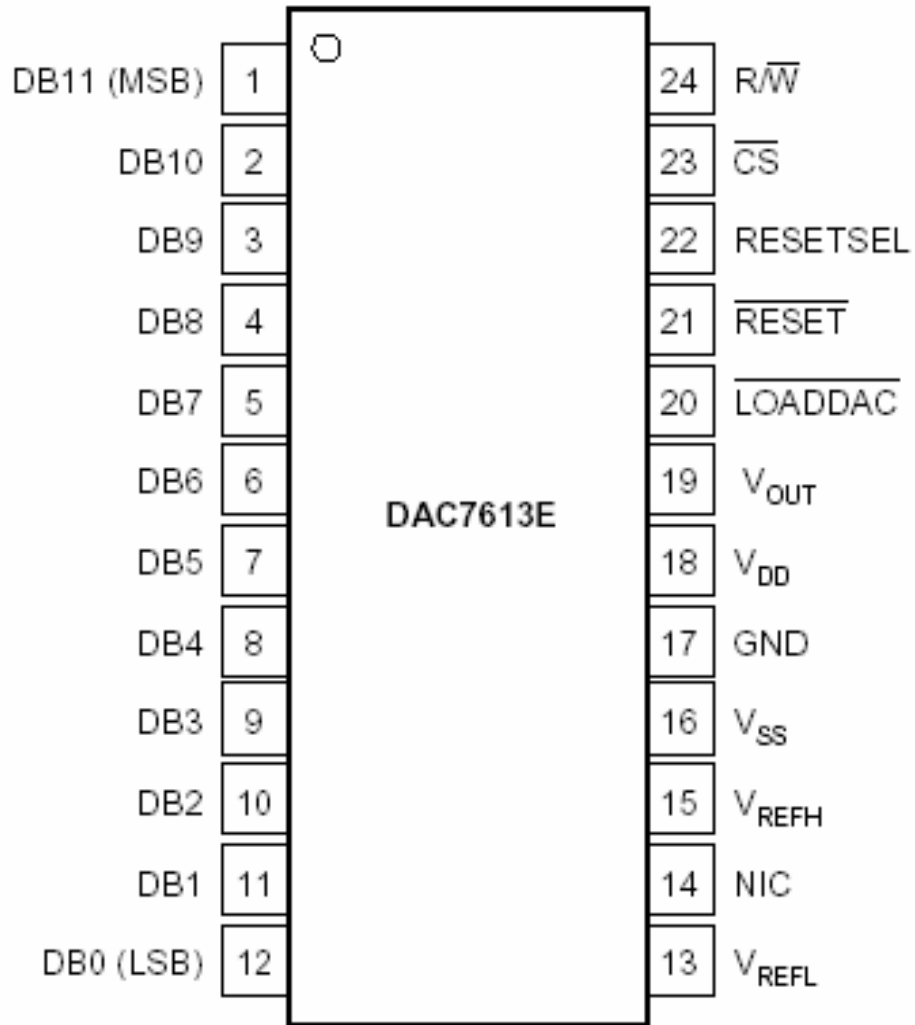
7 Glossário

Barramento - É um caminho de transmissão de sinais compartilhado.

Firmware - É um programa de computador armazenado permanentemente em uma memória EPROM.

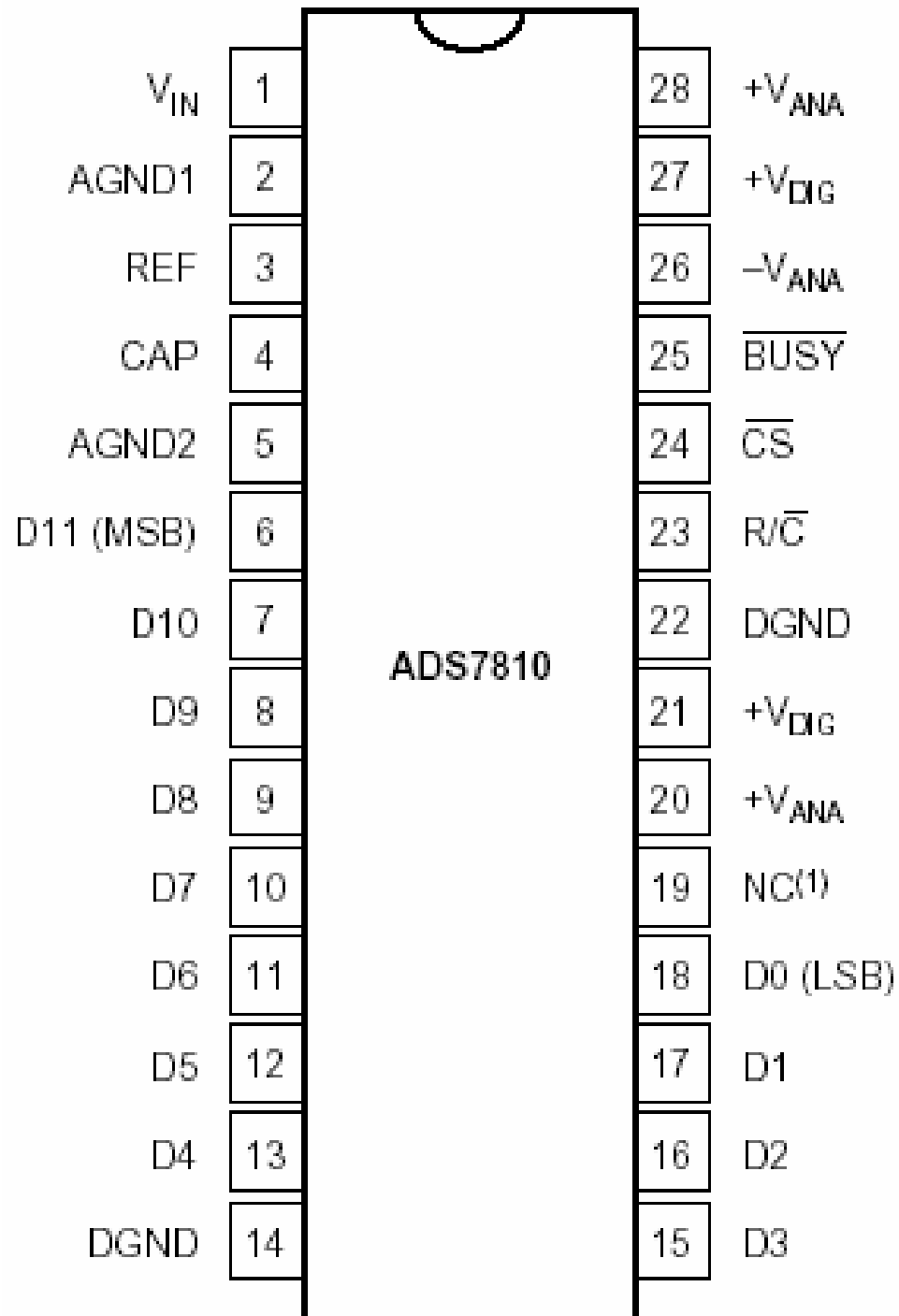
Topologia Estrela - É caracterizada por um elemento central que gerencia o fluxo de dados da rede, estando diretamente conectado (ponto-a-ponto) a cada nó, daí surgiu a designação "Estrela".

Port – Porta ou conjunto de portas de um componente ou dispositivo.

ANEXO I – Descrição das funções e pinos do DAC7613

Pin	Label	DESCRIPTION
1	DB11	Data Bit 11, MSB
2	DB10	Data Bit 10
3	DB9	Data Bit 9
4	DB8	Data Bit 8
5	DB7	Data Bit 7
6	DB6	Data Bit 6
7	DB5	Data Bit 5
8	DB4	Data Bit 4
9	DB3	Data Bit 3
10	DB2	Data Bit 2
11	DB1	Data Bit 1
12	DB0	Data Bit 0, LSB
13	VREFL	Reference Input Voltage Low. Sets minimum output voltage for the DAC.
14	NIC	Not Internally Connected
15	VREFH	Reference Input Voltage High. Sets maximum output voltage for the DAC.
16	VSS	Negative Analog Supply Voltage, 0V or -5V nominal.
17	GND	Ground
18	VDD	Positive Power Supply
19	VOUT	DAC Voltage Output
20	LOADDAC	The selected DAC register becomes transparent when LOADDAC is LOW. It is in the latched state when LOADDAC is HIGH.
21	RESET	Asynchronous Reset Input. Sets the DAC register to either zero-scale (000H) or mid-scale (800H) when LOW. RESETSEL determines which code is active.
22	RESETSEL	When LOW, a LOW on RESET will cause the DAC register to be set to code 000H. When RESETSEL is HIGH, a LOW on RESET will set the registers to code 800H.
23	CS	Chip Select. Active LOW.
24	R/W	Enabled by CS. Controls data read and write from the input register.

ANEXO II – Descrição das funções e pinos do ADS7810



Pin	Name	Description
1	VIN	Analog Input. Connect via 50W to analog input. Full-scale input range is $\pm 10V$.
2	AGND1	Analog Ground. Used internally as ground reference point. Minimal current flow.
3	REF	Reference Input/Output. Outputs internal reference of +2.5V nominal. Can also be driven by external system reference. In both cases, decouple to ground with a 0.1mF ceramic capacitor.
4	CAP	Reference Buffer Output. 10mF tantalum capacitor to ground. Nominally +2V.
5	AGND2	Analog Ground.
6	D11	Data Bit 11. Most Significant Bit (MSB) of conversion results. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
7	D10	Data Bit 10. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
8	D9	Data Bit 9. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
9	D8	Data Bit 8. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
10	D7	Data Bit 7. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
11	D6	Data Bit 6. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
12	D5	Data Bit 5. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
13	D4	Data Bit 4. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
14	DGND	Digital Ground.
15	D3	Data Bit 3. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
16	D2	Data Bit 2. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
17	D1	Data Bit 1. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
18	D0	Data Bit 0. Least Significant Bit (LSB) of conversion results. Hi-Z state when CS is HIGH, or when R/C is LOW, or when a conversion is in progress.
19	NIC	Not internally connected.
20	+VANA	Analog Positive Supply Input. Nominally +5V. Connect directly to pins 21, 27 and 28.
21	+VDIG	Digital Supply Input. Nominally +5V. Connect directly to pins 20, 27 and 28.
22	DGND	Digital ground.

23	R/C	Read/Convert Input. With CS LOW, a falling edge on R/C puts the internal sample/hold into the hold state and starts a conversion. With CS LOW and no conversion in progress, a rising edge on R/C enables the output data bits.
24	CS	Chip Select. With R/C LOW, a falling edge on CS will initiate a conversion. With R/C HIGH and no conversion in progress, a falling edge on CS will enable the output data bits.
25	BUSY	Busy Output. Falls when a conversion is started, and remains LOW until the conversion is completed and the data is latched into the output register. With CS LOW and R/C HIGH, output data will be valid when BUSY rises, so that the rising edge can be used to latch the data.
26	-VANA	Analog Negative Supply Input. Nominally -5V. Decouple to ground with 0.1mF ceramic and 10mF tantulum capacitors.
27	+VDIG	Digital Supply Input. Nominally +5V. Connect directly to pins 20, 21 and 28.
28	+VANA	Analog Positive Supply Input. Nominally +5V. Connect directly to pins 20, 21 and 27, and decouple to ground with 0.1mF ceramic and 10mF tantulum capacitors.

ANEXO III – INSTRUÇÕES DE CONTROLE DO DISPLAY

DISPLAY CONTROL INSTRUCTION

The display control instructions control the internal state of the KS0108B. Instruction is received from MPU to KS0108B for the display control. The following table shows various instructions.

Instruction	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	Function	
Display ON/OFF	L	L	L	L	H	H	H	H	H	L/H	Controls the display on or off. Internal status and display RAM data is not affected. L:OFF, H:ON	
Set Address	L	L	L	H	Y address (0~63)						Sets the Y address in the Y address counter.	
Set Page (X address)	L	L	H	L	H	H	H	Page (0~7)			Sets the X address at the X address register.	
Display Start Line	L	L	H	H	Display start line (0~63)						Indicates the display data RAM displayed at the top of the screen.	
Status Read	L	H	B U S Y	L	O N / O F F	R E S E T	L	L	L	L	Read status. BUSY L: Ready H: In operation ON/OFF L: Display ON H: Display OFF RESET L: Normal H: Reset	
Write Display Data	H	L	Write Data									Writes data (DB0:7) into display data RAM. After writing instruction, Y address is increased by 1 automatically.
Read Display Data	H	H	Read Data									Reads data (DB0:7) from display data RAM to the data bus.